

TTC標準
Standard

JT-G709.1

フレキシブルOTN短距離インタフェース

Flexible OTN short-reach interfaces

第1版

2021年11月11日制定

一般社団法人
情報通信技術委員会

THE TELECOMMUNICATION TECHNOLOGY COMMITTEE



本書は、一般社団法人情報通信技術委員会が著作権を保有しています。
内容の一部又は全部を一般社団法人情報通信技術委員会の許諾を得ることなく複製、転載、改変、
転用及びネットワーク上での送信、配布を行うことを禁止します。

目次

<参考>	5
1 適用範囲	6
2 参考文献	6
3 定義	6
3.1 他で定義されている用語	6
3.2 本勧告で定義された用語	7
4 略語と頭字語	7
5 表記規則	8
6 概要とアプリケーション	9
6.1 FlexO-x-RS-mインタフェースグループ	9
7 構造とプロセス	9
7.1 基本的な信号構造	9
7.2 処理と情報の流れ	10
8 FlexOフレーム	10
8.1 フレーム構造	10
8.2 マルチフレーム構造	11
8.3 ビットレートとフレーム周期	12
9 アライメントマーカとオーバーヘッド	13
9.1 レーンアライメントマーカ	13
9.2 オーバーヘッドの説明	18
10 OTUCnシグナルのn個のFlexOインスタンスへのマッピング	23
10.1 OTUCnの配布とOTUCインスタンスの結合	23
10.2 FlexOフレームペイロード	24
10.3 FlexOフレームへのOTUCのマッピング	24
10.4 FlexO-x-RS-mグループアライメントおよびデスキュー	25
11 100G FlexO-1-RSインタフェース	26
11.1 フレーム構造	26
11.2 ビットレートとフレーム周期	26
11.3 オーバーヘッド	26
11.4 スクランプリング	27
11.5 前方誤り訂正 (FEC)	27
11.6 FOIC1.k-RSインタフェース	28
12 200G FlexO-2-RSインタフェース	29
12.1 フレーム構造	29
12.2 ビットレートとフレーム周期	31
12.3 オーバーヘッド	31
12.4 スクランプリング	31
12.5 前方誤り訂正 (FEC)	32
12.6 FOIC2.k-RSインタフェース	32
13 400G FlexO-4-RSインタフェース	35
13.1 フレーム構造	35
13.2 ビットレートとフレーム周期	37
13.3 オーバーヘッド	37

13.4 スクランプリング	37
13.5 前方誤り訂正 (FEC)	38
13.6 FOIC 4.k-RSインタフェース	38
付属書A FlexO-x-RS(x=2,4の場合)で10ビットインターリーブRS(544, 514) コーデックを使用した前方誤り訂正	41
付録I アプリケーション例	43
参考文献	44

<参考>

1. 国際勧告との関係

本標準は、ITU-T勧告2020年5月版のG.709.1に準拠したものである。

2. 上記国際勧告等との相違

2. 1 オプション選択項目

なし。

2. 2 ナショナルマター項目

なし。

2. 3 その他

なし。

3. 改版の履歴

版数	発行日	改版内容
第1版	2021年11月11日	初版制定

4. 工業所有権

本標準に関わる「工業所有権等の実施の権利に係る確認書」の提出状況は、TTCホームページでご覧になれます。

5. その他

(1)参照する勧告、標準など

なし。

6. 標準作成部門

伝送網・電磁環境専門委員会

フレキシブルOTN短距離インタフェース

1 適用範囲

本標準では、Flexible-bandwidth Interoperable Short-Reach Optical Transport Network (OTN) インタフェースのセット、つまりFlexO-x-RS-mインタフェースグループを規定している。このインタフェースグループでは、結合したFlexO短距離インタフェースを使用してOTUCn ($n \geq 1$)を転送可能である。

FlexO-x-RS-mグループメンバーとして機能するFlexO短距離インタフェースのタイプは、4 I 1-9 D 1 F、4 L 1-9 C 1 F、C 4 S 1 9 D 1 F、4 L 1 9 D 1 F、C 4 S 1-4 D 1 F、8 R 1-4 D 1 F、4 I 1-4 D 1 F、および8 I 1-4 D 1 Fのアプリケーションコードで説明されている。これらのアプリケーションコードについては、[ITU-T G.695]および[ITU-T G.959.1]を参照されたい。

FlexO-x-RSインタフェースグループの定義は、[ITU-T G.709]で指定されている既存のBeyond 100G機能 (OTUCnフレーム、ODUk/flex、物理インタフェースボンディング、Forward Error Correction (FEC) コーディング、グループ管理、OTUCn (de) マッピング) を補完する。

本FlexO-x-RSに関する標準は、[ITU-T G.709]および[ITU-T G.798]を補完し、FlexO-x-RS-mインタフェースグループの処理に新機能の仕様を提供する。さらに、対象とする用途の紹介を含む。

2 参考文献

以下のITU-T勧告及びその他の参考文献は、本文中での参照を通じて本勧告の規定を構成する規定を含む。本勧告の出版時には、以下に示された版が有効となっている。全ての勧告と他の参考文献は改訂される場合があるため、本勧告の利用者には、下記の勧告及び参考文献の最新版を確認することを奨励する。なお、現在有効なITU-T勧告のリストが定期的に公開されているので参照されたい。ただし、本勧告内の文書への参照が、独立した文書としてその勧告に地位を与えるものではない。

[ITU-T G.695] Recommendation ITU-T G.695 (2018), Optical interfaces for coarse wavelength division multiplexing applications.

[ITU-T G.709] Recommendation ITU-T G.709/Y.1331 (2016), Interfaces for the optical transport network.

[ITU-T G.798] Recommendation ITU-T G.798 (2017), Characteristics of optical transport network hierarchy equipment functional blocks.

[ITU-T G.870] Recommendation ITU-T G.870/Y.1352 (2016), Terms and definitions for optical transport networks.

[ITU-T G.872] Recommendation ITU-T G.872 (2017), Architecture of optical transport networks.

[ITU-T G.959.1] Recommendation ITU-T G.959.1 (2018), Optical transport network physical layer interfaces.

[ITU-T G.7041] Recommendation ITU-T G.7041/Y.1303 (2016), Generic framing procedure.

[ITU-T G.8260] Recommendation ITU-T G.8260 (2015), Definitions and terminology for synchronization in packet networks.

[IEEE 802.3] IEEE Std. 802.3:2015, IEEE Standard for Information Technology – Telecommunications and Information Exchange Between Systems – Local and Metropolitan Area Networks – Specific Requirements Part 3: Carrier Sense Multiple Access With Collision Detection (CSMA/CD) Access Method and Physical Layer Specifications.

[IEEE 802.3bs] IEEE Std 802.3bs-2017, IEEE Standard for Ethernet Amendment 10: Media Access Control Parameters, Physical Layers and Management Parameters for 200Gb/s and 400Gb/s Operation.

[OIF FlexE] Optical Interworking Forum, OIF (2017), FlexEthernet Implementation Agreement 1.1.

3 定義

3.1 他で定義されている用語

本勧告は、以下の勧告で定義されている次の用語を使用する:

3.1.1 [ITU-T G.870]で定義されている用語:

- 完全標準化OTUCn (OTUCn)
- 光データユニット (ODUCn)
- 光ペイロードユニット (OPUCn)
- 光トランスポートネットワーク (OTN)

3.2 本勧告で定義された用語

本勧告は以下の用語を定義する。

3.2.1 FlexO : オーバーヘッドとペイロードからなる特定のビットレートとフレームフォーマットを持つ情報構造で、OTUCn信号転送のためにn個($n \geq 1$)のインスタンスを持つグループで使用される。

3.2.2 FlexO-x : x ($x \geq 1$) 10ビットインターリーブFlexOインスタンスで構成される情報構造で、OTUCn信号の転送のためにm ($m = n \times x$)インスタンスのグループで使用される。オーダーxは、FlexO-xインタフェースレートを100G単位で示す。例としては、100G FlexO-1、200G FlexO-2、及び400G FlexO-4が挙げられる。

3.2.3 FlexO-x-RS : FlexO-xとReed-Solomon FECパリティで構成される情報構造である。

3.2.4 FlexO-x-RSインタフェース : FlexO-x-RS-mインタフェースグループの一部である個々のメンバーインタフェースを示す。

注: 「メンバー」および「PHY」という用語は、FlexO-xインタフェースを指す場合によく使用される。

3.2.5 FlexO-x-RS-m interface group : m*FlexO-x-RSインタフェースのグループを示す。

注: 本文書では、FlexOインタフェースグループの短縮形として「FlexOグループ」を使用する場合がある。

3.2.6 FOICx.k-RS : k本のパラレルFOICx.k-RSレーンを使用するFlexO-x-RSインタフェースを指す。

注: FlexOにおける「FOICx.k」は、[ITU-T G.709]において定義されるOTUkの「OTLk.m」に相当する。

3.2.7 FOICx.k-RSレーン : FlexO-x-RSインタフェースの電気/光レーンを示す。

4 略語と頭字語

この勧告では、以下の略語と頭字語を使用する。

AM	Alignment Marker	アライメントマーカー
B100G	Beyond 100G	100G超
BMP	Bit-synchronous Mapping Procedure	ビット同期マッピング手順
CAUI	(Chip to) 100Gb/s Attachment Unit Interface	100Gb/sアタッチメントユニットインタフェース
CFP2	C (100G) Form-factor Pluggable Optical Module	C(100G)フォームファクター プラッグابل光モジュール
CM	Common Marker	共通マーカー
CRC	Cyclic Redundancy Check	巡回冗長検査
FA	Frame Alignment	フレーム同期
FAS	Frame Alignment Signal	フレーム同期信号
FCC	FlexO Communications Channel	FlexOコミュニケーションチャンネル
FEC	Forward Error Correction	前方誤り訂正
FlexE	Flexible Ethernet	フレキシブルイーサネット
FlexO	Flexible Optical Transport Network	フレキシブルOTN
FOIC-RS	FlexO-x-RS Interface	(FOIC-RS は、FlexO-x-RS Interfaceの簡略表記)
GFP	Generic Framing Procedure	汎用マッピング手順
GID	Group Identification	グループ識別子
IA	Implementation Agreement	インプリメンテーションアグリーメント
IID	FlexO Instance Identification	FlexOインスタンス識別子
LSB	Least Significant Bit	最下位ビット
MAP	FlexO Map field	FlexOマップフィールド
MFAS	Multi-Frame Alignment Signal	マルチフレーム同期信号
MS	Multiplexed Section	多重セクション
MSB	Most Significant Bit	最上位ビット
ODU	Optical Data Unit	光データユニット

OH	Overhead	オーバーヘッド
OPU	Optical Payload Unit	光ペイロードユニット
OSMC	OTN Synchronization Messaging Channel	OTN同期メッセージチャンネル
OTL	Optical Transport Lane	光伝送レーン
OTN	Optical Transport Network	光伝送網
OTU	Optical Transport Unit	光伝送ユニット
PCS	Physical Coding Sublayer	物理コーディングサブレイヤ
PHY	Physical Layer	物理層
PTP	Precise Timing Protocol	高精度タイム・プロトコル
QSFP28	Quad (100G) Small Form-factor Pluggable	クワッドスモールフォームファクタープラグgable
RES	Reserved for Future International Standardization	将来の国際標準用に予約されたビット
RPF	Remote Physical Layer Fault	リモートPHY障害
RS	Reed-Solomon	リード・ソロモン
SM	Section Monitoring	セクション監視
SSM	Synchronization Status Message	同期ステータスメッセージ
STAT	Status	ステータス
UM	Unique Marker	ユニークマーカ
UP	Unique Padding	ユニークパッド

5 表記規則

本勧告では、次の表記法を使用する。

k:	インデックス「k」は、サポートされているビットレートと、OPUk、ODUk、およびOTUkのさまざまなバージョンを表すために使用される。kの例は、ビットレートが2.5Gbit/sの場合は「1」、ビットレートが10Gbit/sの場合の「2」、およびビットレートが40Gbit/sの場合の「3」である。
Cn:	インデックス「Cn」はn×100G (C=100G) という意味として使用される。
m:	インデックス「m」は、インタフェースでサポートされるビットレートまたはビットレートのセットを表すために使用される。「k」は1つ以上の数字から成り、特定のビットレートを表す。たとえば、mの有効な値は(1, 2, 3, 12, 123, 23)である。
n:	インデックス「n」は、OTM、OTS、OMS、OPS、OCG、OMUの順序を表すために使用される。「n」は、波長でサポートされる最も低いビットレートでサポートできる波長の最大数を表す。より高いビットレートの波長の数を減らすことが可能である。n=0は、チャンネルに特定の色が割り当てられていない単一チャンネルの場合を表す。
r:	インデックス「r」は、存在する場合、機能が削減したOTM、OCG、OCC、およびOCh (非関連アウトバンドオーバーヘッドはサポートされていない)を示すために使用される。n=0の場合、インデックスrは常に機能が削減されていることを意味するため、必要ないことに注意が必要である。
送信順序:	本勧告のすべての図における情報伝達の順序は、最初は左から右、次は上から下である。各バイト内では、最上位ビットが最初に送信される。最上位ビット(ビット1)は、すべてのダイアグラムの左側に示されている。
予約ビットの値:	将来の国際標準化のために予約されているオーバーヘッドビットの値は「0」に設定される。
非ソースビットの値:	特に明記されない限り、非ソースビットは「0」に設定される。

6 概要とアプリケーション

FlexO-x-RS-m (フレキシブルOTNショートリーチ)インタフェースグループは、マルチベンダ環境における相互接続のために定義されている。本インタフェースグループは、B 100G (100G超) [ITU-T G.709]を補完するものであり、OTUCn信号用の相互運用可能なインタフェースを提供する。FlexO-x-RS-mインタフェースグループは、標準レートインタフェース(OTUCn ($n \geq 1$)) (例: $m \times 100G$)を結合することによってモジュール性モジュラリティを提供する。ただし、mの値は標準化されていない。[ITU-T G.709]のOTUCnの仕様では、FEC、スクランプリング、ビットアライメントなどのインタフェース固有の機能は除外されている。FlexO-x-RSインタフェースまたはFlexO-x-RS-mグループはOTUCnをデジタルラッピングする。FlexO-x-RS-mにより、400GE [IEEE 802.3 bs]などの次世代インタフェース標準に先駆けて、100Gbit/sを超えるODUflexサービスを複数のインタフェースでサポート可能である。

FlexO-x-RSは、イーサネットインタフェース用の[OIF FlexE]で導入された機能と同等の機能をOTNインタフェースに提供する。

適用例を付録Iに示す。

6.1 FlexO-x-RS-mインタフェースグループ

FlexO-x-RS-mインタフェースグループに関する機能:

- OTUCn信号用の相互接続可能なインタフェースを提供する;
- m個の標準レートインタフェースを結合することにより、ODUflexおよびOTUCnのより大容量を可能にする
- インタフェースレートのモジュラリティと柔軟性を提供;
- OTUCn信号に関連しない機能、例えば、フレーム、アライメント、デスキュー、グループ管理、管理通信チャネル等を提供する;
- [ITU-T G.709]で指定されているOTU 4にインタフェースレートを一致させることによって100Gモジュール(例:CFP 2、QSFP 28)を再利用する。

本勧告で指定されているレート固有のFlexO-x-RSインタフェースは、システム外部の参照ポイントとなる。

注:論理信号フォーマットFOICx.k-RSは、システム内部インタフェース(モジュールフレームインタフェース)で再利用できる。FlexO-x-RS-mグループをシステム内インタフェース(例えば、FECを除去することによりレイテンシを低下させる)として使用する場合の関連要件および最適化については、本勧告の範囲外であり、[b-ITU-T G-Sup.58]で説明する。

7 構造とプロセス

この節では、FlexO-x-RSインタフェースグループに関連する機能と、基本的な信号構造、プロセス、およびアトミック機能について説明する。

7.1 基本的な信号構造

本勧告のFlexO-x-RS-mインタフェースグループは、短距離アプリケーションのみを規定している。FlexO-x-RS-mインタフェースグループ機能モデルについては、[ITU-T G.872]を参照されたい。なお、物理レイヤの光インタフェースに関する仕様は、本勧告の範囲外となる。

FlexO-x-RS-mインタフェースグループの情報構造は、各情報関係とフローによって表現される。主要な情報の関係を図7-1に示す。

1つのOTUCn信号がn個のFlexO信号にマッピングされ、各FlexO信号は1つのOTUCインスタンスを含む。n個のFlexOインスタンスは、m ($m \leq n$)個のFlexO-x-RSインタフェースにマッピングされる。各FlexO-x-RSインタフェースには、単一のFlexOインスタンスまたはインターリーブされた複数のFlexOインスタンスとFECが含まれる。各FlexO-x-RSインタフェースは、k個のFlexO-x-RSレーン信号に分割される。各レーン信号は1つのOTSi上に変調され、k個のOTSiは1つの媒体要素(例:光ファイバ)を経由してOTSiGとして転送される。

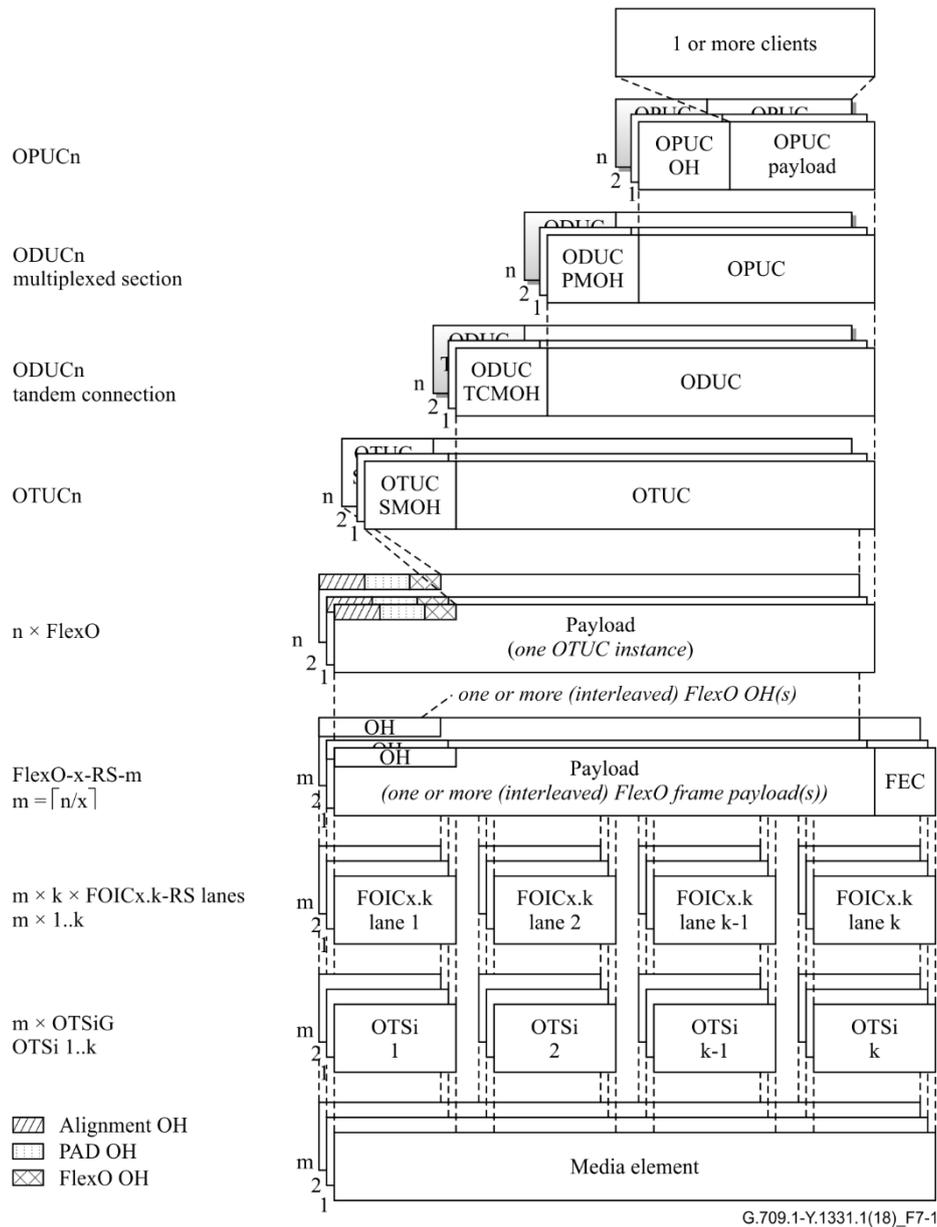


図7-1-FlexO-x-RS-mインタフェースグループ主要情報の関係

7.2 処理と情報の流れ

各機能および処理される情報フローは、[ITU-T G.798]において正式に規定されている。

8 FlexOフレーム

FlexOフレームはFlexO-x-RSインタフェースに関連付けられ、OTUCnフレーム境界およびトランスポートユニットからは独立している。なお、後者は[ITU-T G.709]において指定されている。

注:OTUCnはOTNインタフェース上のトランスポートユニットで、n個のOTUCフレームで構成される。これは[ITU-T G.709]で規定されている。

FlexOフレームは、フレームアライメントマーカ領域 (AM)、パッド領域 (PAD)、オーバーヘッド領域 (OH) およびペイロード領域から構成される。

FlexO-x-RS-mインタフェースグループのm個のインタフェースを介して転送されるFlexOフレームは、送信元でフレーム/マルチフレームがアラインされる。

8.1 フレーム構造

FlexOフレーム構造を図8-1に示す。本フレームは、128行 × 5140列のフレーム構造から成る。1行目の1列目から480列目はアライメントマーカ領域 (AM)、1行目の481列目から960列目はパッド領域 (PAD)、1行目の961列目から

1280列目はオーバーヘッド領域 (OH)を示す。フレームの残りの部分(128×5140-1280=656640ビット)は、ペイロード領域となる。

注:FlexOフレーム構造は、100Gbit/s Ethernet clause 91 [IEEE 802.3] FECアライメントおよびレーンアーキテクチャから派生しており、66bアライメントまたは256b/257bトランスコーディング機能はない。

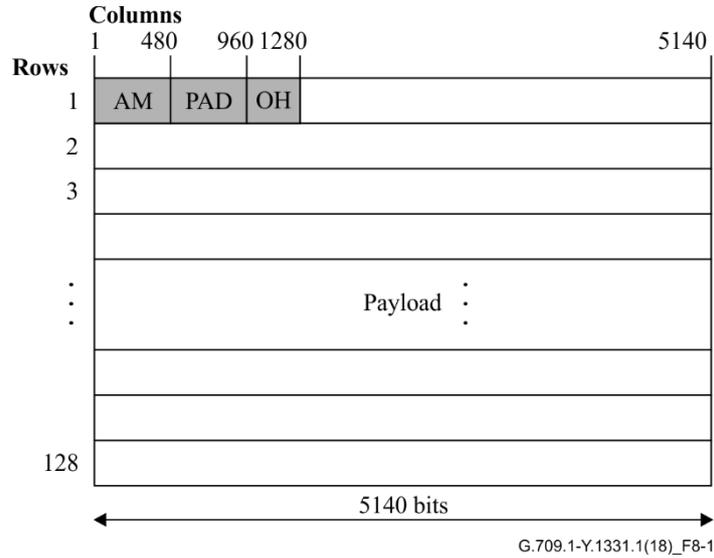


図8-1-FlexOフレーム構造

8.2 マルチフレーム構造

ペイロード領域にパッドを配置し、追加のOHフィールド用のスペースを提供するために、8フレームFlexOマルチフレーム構造が定義される。FlexOマルチフレーム構造を図8-2に示す。マルチフレームアライメント信号 (MFAS) オーバーヘッドの最下位ビットを使用して、マルチフレーム内の8つのフレームを識別する。

マルチフレームには、FlexOフレームのペイロード領域に1,280ビットの固定スタンプが含まれている。これらの固定スタンプは、マルチフレーム内の最初の7フレームにおいて、65行目の1列目から1,280列目に位置する。なお、複数フレーム内の最後のフレームには、固定スタンプは含まれない。

固定スタンプ・ビットはすべて0とされており、受信側シンク機能ではチェックされない。

FlexOマルチフレームのペイロードは、固定スタンプ (FS)を除き、FlexOマルチフレームごとに5,263,360ビット(657,920バイト)のうち、5,244,160ビット(655,520バイト)で構成される。

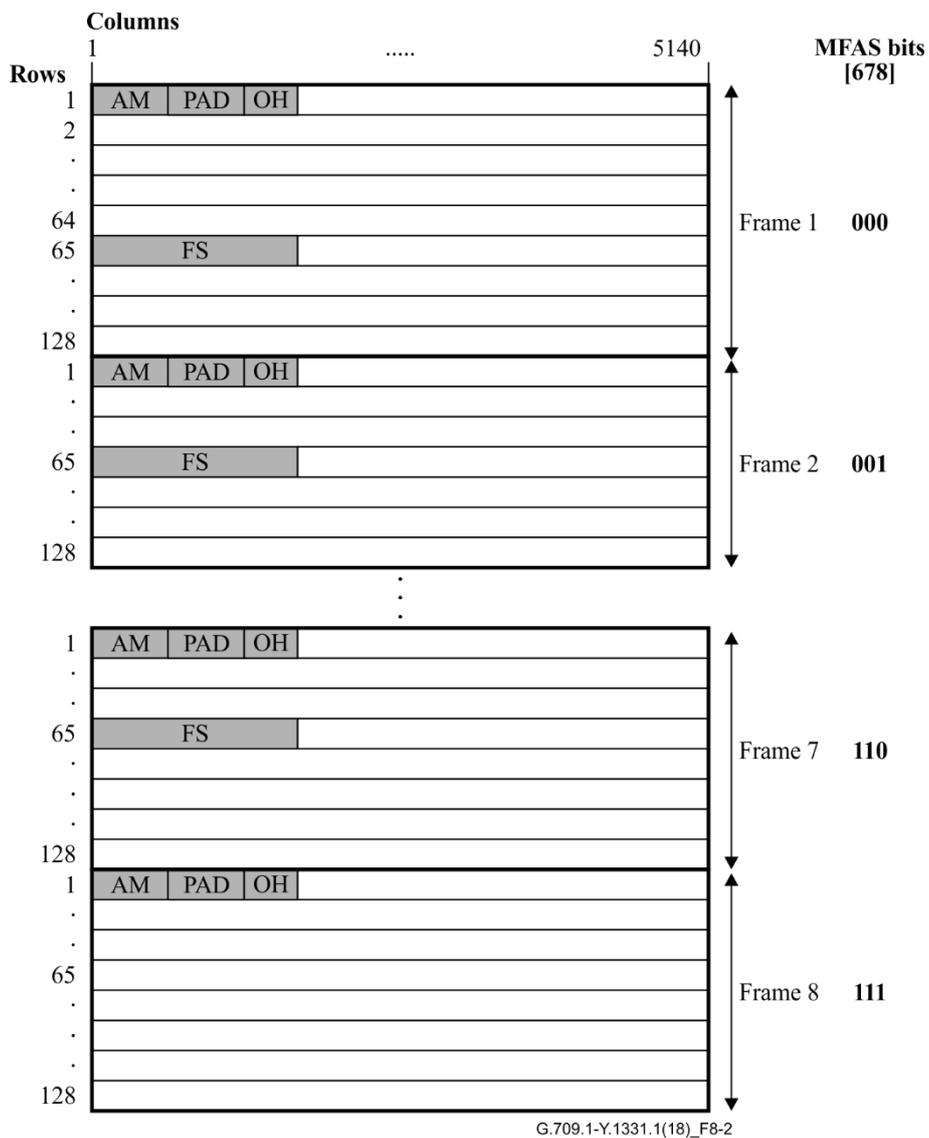


図8-2-FlexOマルチフレーム構造

8.3 ビットレートとフレーム周期

FlexO信号のビットレートと許容偏差を表8-1に示す。

表8-1-FlexOビットレート

FlexO公称ビットレート	FlexOビットレート許容偏差
491384/462961×99 532 800 kbit/s	±20 ppm
注1:FlexOの公称ビットレート : 105 643 510.782 kbit/s 注2:FlexOビットレートは、次のOTUCビットレートを基準にすることができる : 4112/4097×OTUCビットレート = 4112/4097×239/226×99 532 800 kbit/s。	

FlexO信号のフレームおよびマルチフレーム周期は、表8-2に定義されている。

表8-2-FlexOフレームおよびマルチフレーム周期

フレーム周期(注)	マルチフレーム周期(注)
~6.228μs	49.822μs
注:周期は近似値で、小数第3位に丸められている。	

9 アライメントマーカとオーバーヘッド

FlexOフレームのオーバーヘッドは、アライメントマーカ (AM)、パディング (PAD)、グループ管理、時刻同期、および通信チャネル領域で構成される。FlexOフレームのFlexOオーバーヘッド領域は、100G FlexOインスタンスあたり1,280ビットで構成される。これには、グループ管理およびアライメント機能をサポートするための情報が含まれる。FlexOオーバーヘッドは、FlexOフレームを構成する、もしくは分解される箇所において終端される。

より高いレートのFlexO-x-RSインタフェースのフレームは、複数のFlexOフレームインスタンスをインターリーブすることによって構成される。

FlexOオーバーヘッド領域の概要を図9-1に示す。OH領域は、PADに続く320ビットの領域を指す。

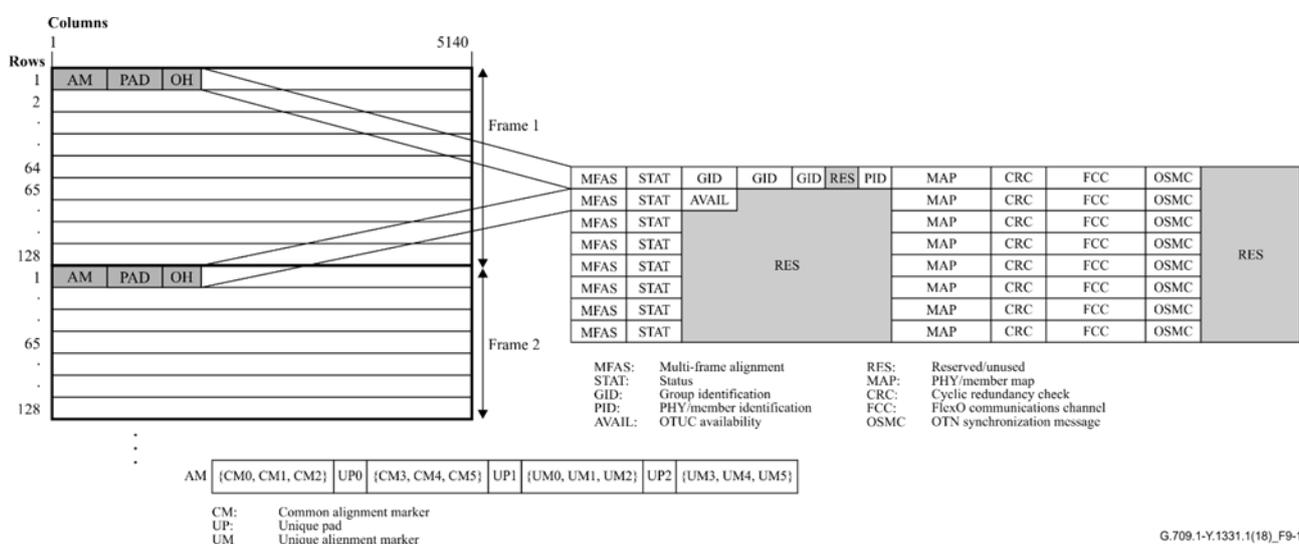


図9-1-オーバーヘッドの概要

9.1 レーンアライメントマーカ

レーンアライメントマーカは、レーンのアライメント、レーンの順序付け、およびレーン間のスキュー調整に使用される。

FlexOフレームのアライメントマーカ (AM) 領域は480ビットとして定義され、これは4つの120ビットのレーンアライメントマーカからなる。

図9-2に示すレーンアライメントマーカは、すべてのレーンに共通の部分とレーンごとに一意の部分、およびいくつかのパッドビットで構成されている。

- CMx : 8ビットの共通マーカ領域(レーン間共通)-レーンのアライメントに使用
- UMx : 8ビットの一意のマーカ領域-レーンの識別に使用
- UPx : 8ビットの固有のパッド領域-レーンを多重化するときDCバランスをとるために使用される。

注: [IEEE 802.3] 91章で指定されている100Gbit/sイーサネットインタフェースのアライメントマーカの長さは、AM FECフレーム周期あたり1285ビット (4096 FECコードワード毎)であり、20個の64ビットAMブロックと、257bブロックとアライメントをとるために5ビットの追加パディングで構成される。この文書で説明するFlexOへの取容は257bブロックに依存しないので、5つのパディングビットは不要である。

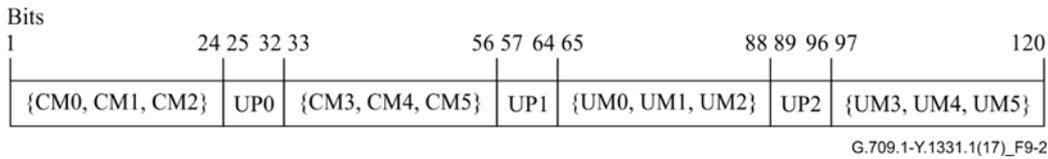


図9-2-FOICx.kレーンアライメントマーカの形式

9.1.1 FlexO-1アライメントマーカ

100G FlexO-1フレーム信号は、後に続く4つの論理レーン (0、1、2、および3) への分配処理をサポートする。各レーンにおける120ビットのレーンアライメントマーカ(ami、i=0、1、2、3)を表9-1に示す。表9-1の各行は、論理レーンi上を伝送されるamiの値を与える。

480ビットのFlexO-1アライメントマーカ領域には、図9-3に示すように、am0、am1、am2、am3が10ビットごとにインターリーブされる。480ビットは、am0からam3までの10ビットのインターリーブされた部分をam0、am1、am2、am3、am0、am1の順に含む。

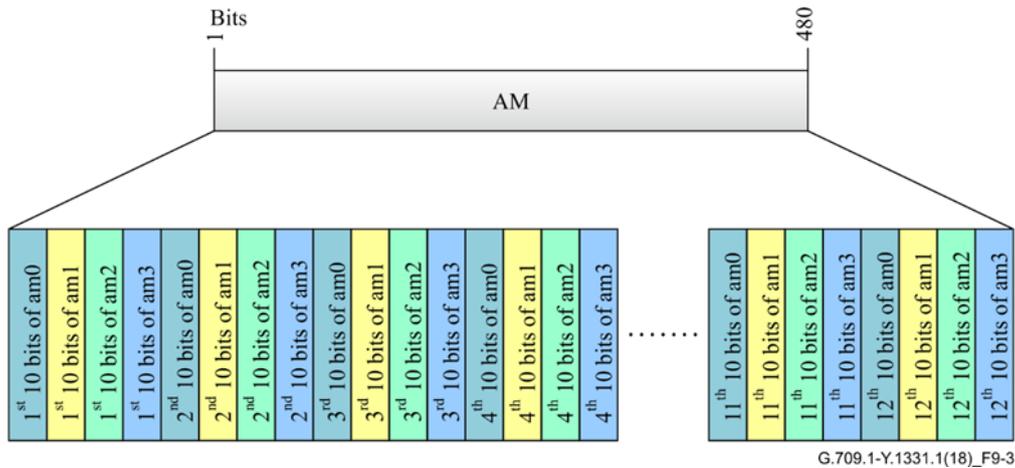


図9-3-インターリーブされた4つのレーンアライメントマーカからなる100G FlexOのアライメントマーカ

表9-1-FlexO-1アライメントマーカエンコーディング

論理レーン	エンコーディング															
	{CM 0、CM 1、CM 2、UP 0、CM 3、CM 4、CM 5、UP 1、UM 0、UM 1、UM 2、UP 2、UM 3、UM 4、UM 5}															
0	59	52	64	6D	A6	AD	9B	9B	80	8E	CF	64	7F	71	30	
1	59	52	64	20	A6	AD	9B	E6	5A	7B	7E	19	A5	84	81	
2	59	52	64	62	A6	AD	9B	7F	7C	CF	6A	80	83	30	95	
3	59	52	64	5A	A6	AD	9B	21	61	01	0B	DE	9E	FE	F4	

注:この表における各バイトの値は、MSBが最初に送信される。各バイトのビット順は、LSBを最初に伝送する [IEEE 802.3 bs]のAM値とは逆となる。

9.1.2 100G FlexOパッド

FlexOフレーム信号は、後に続く4つの論理レーン (0、1、2、および3) へPADを分配する処理をサポートする。各レーンは120ビットのパッド(pad_i、i=0、1、2、3)からなり、その値はすべて0である。

480ビットの100G FlexO PADエリアには、図9-4に示すように、10ビットインターリーブされたpad、pad1、pad2、pad3が含まれている。この480ビットには、pad0からpad3までの各10ビットが、pad0、pad1、pad2、pad3、pad0、pad1の順にインターリーブされている。

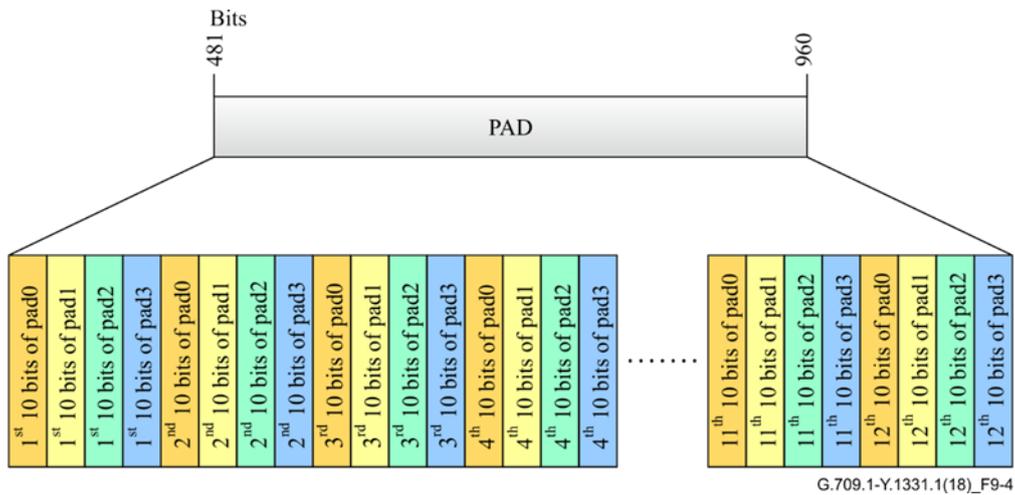


図9-4-インターリーブされたレーンパディングを使用した100G FlexO PADエリア

9.1.3 FlexO-2アライメントマーカ

200G FlexO-2フレーム信号は、後に続く8つの論理レーン (0、1、...7) への分配処理をサポートする。各レーンにおける120ビットのレーンアライメントマーカ(ami、i=0、1、...7)を表9-2に示す。表9-2の各行は、論理レーン*i*上を伝送されるamiの値を与える。

960ビットのFlexO-2アライメントマーカグループ領域には、図9-5に示すように、10ビットのam0、am1、am2、am3、am4、am5、am6、am7のインターリーブされた部分が含まれている。最初の100G FlexO-1インスタンスの480ビットには、am0からam7までの10ビットのインターリーブ部分がam0、am2、am4、am6、am1、am3、am5、am7などの順序で含まれる。2番目の100G FlexO-1インスタンスの480ビットには、am0からam7までの10ビットのインターリーブ部分をam1、am3、am5、am7、am0、am2、am4、am6の順に含む。

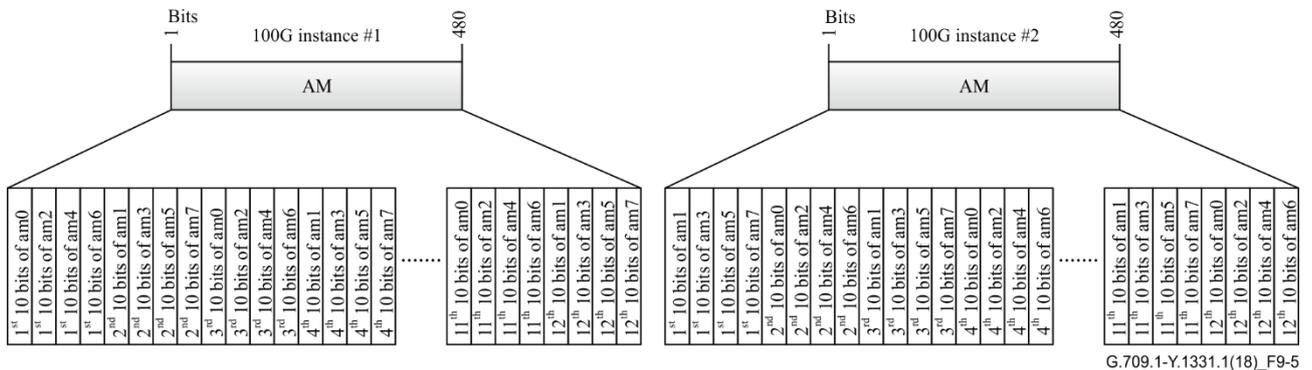


図9-5- 8つのインターリーブされたレーンアライメントマーカからなる200G FlexOアライメントマーカ領域

表9-2-FlexO-2アライメントマーカークエンコーディング

論理レ ーン	エンコーディング														
	{CM 0、CM 1、CM 2、UP 0、CM 3、CM 4、CM 5、UP 1、UM 0、UM 1、UM 2、UP 2、UM 3、UM 4、UM 5}														
0	59	52	64	A0	A6	AD	9B	6B	CD	03	31	94	32	FC	CE
1	59	52	64	20	A6	AD	9B	E6	5A	7B	7E	19	A5	84	81
2	59	52	64	62	A6	AD	9B	7F	7C	CF	6A	80	83	30	95
3	59	52	64	5A	A6	AD	9B	21	61	01	0B	DE	9E	FE	F4
4	59	52	64	87	A6	AD	9B	98	54	8A	4F	67	AB	75	B0
5	59	52	64	4F	A6	AD	9B	72	48	F2	8B	8D	B7	0D	74
6	59	52	64	BC	A6	AD	9B	77	42	39	85	88	BD	C6	7A
7	59	52	64	44	A6	AD	9B	4C	6B	6E	DA	B3	94	91	25

注:この表における各バイトの値は、MSBが最初に送信される。各バイトのビット順は、LSBを最初に伝送する [IEEE 802.3 bs]の AM値と逆となる。

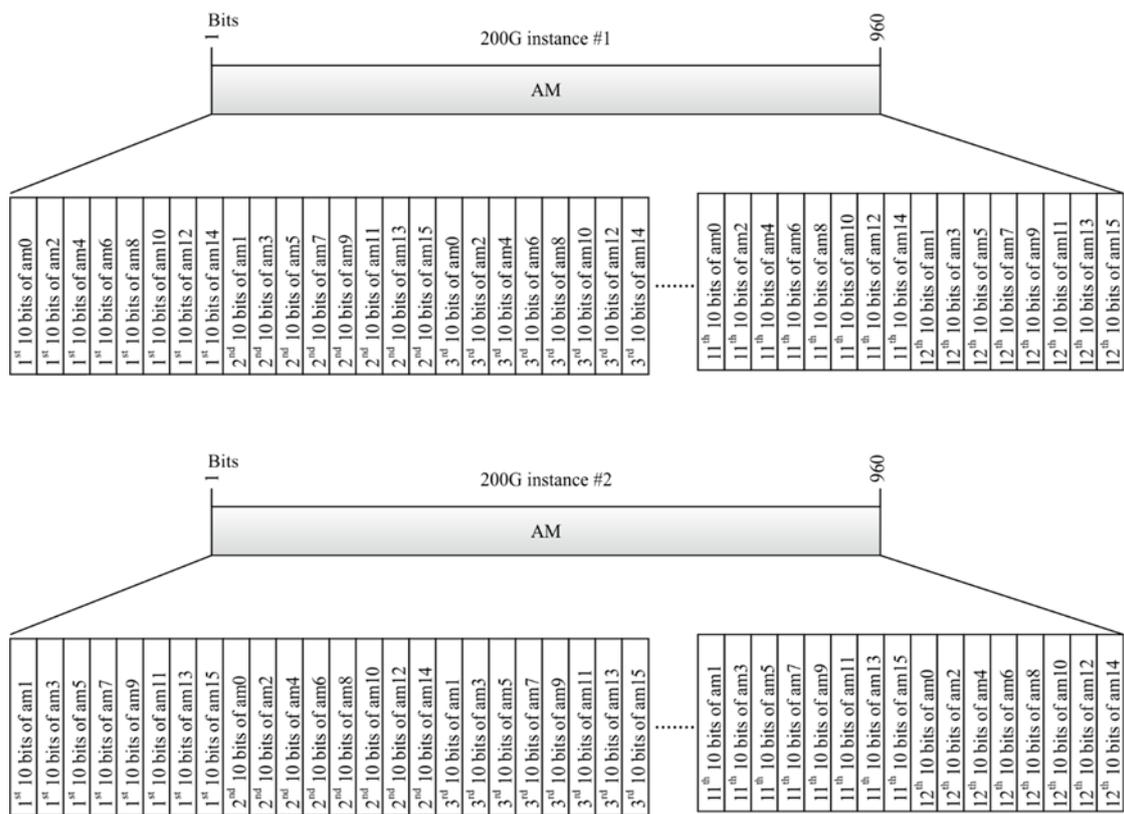
9.1.4 FlexO-2パッド

200G FlexO-2-RSフレームの各インスタンスは、図12-2に示すように、1行目の481-960列にすべて0の値を持つ480ビットのPADフィールドを有する。

9.1.5 FlexO-4アライメントマーカーク

400G FlexO-4フレーム信号は、後に続く16の論理レーン (番号0、1...15) への分配処理をサポートする。各レーンにおける、120ビットのレーンアライメントマーカーク(ami、i=0、1、...15)を表9-3に示す。表9-3の各行は、論理レーン*i*上を伝送されるamiの値を示す。

1920ビットFlexO-4アライメントマーカークグループ領域には、図9-6に示すように、10ビットインターリーブされたam0、am1、am2、am3、am4、am5、am6、am7、am8、am9、am10、am11、am12、am13、am14、am15が含まれている。最初の200G FlexO-2インスタンスの960ビットには、am0からam15までの10ビットのインターリーブ部分が、am0、am2、am4、am6、am8、am10、am12、am14、am1、am3、am5、am7、am9、am11、am13、am15の順で含まれる。2番目の200G FlexO-2インスタンスの960ビットには、am0からam15までの10ビットのインターリーブ部分が、am1、am3、am5、am9、am11、am13、am15、am0、am2、am4、am6、am8、am10、am12、am14などの順で含まれる。



G.709.1-Y.1331.1(18)_F9-6

図9-6-400Gインターリーブされた車線線形マーカーが16あるFlexO線形マーカー領域

表9-3-FlexO-4アライメントマーカーエンコーディング

論理レ ーン	エンコーディング														
	{CM 0、CM 1、CM 2、UP 0、CM 3、CM 4、CM 5、UP 1、UM 0、UM 1、UM 2、UP 2、UM 3、UM 4、UM 5}														
0	59	52	64	6D	A6	AD	9B	9B	80	8E	CF	64	7F	71	30
1	59	52	64	20	A6	AD	9B	E6	5A	7B	7E	19	A5	84	81
2	59	52	64	62	A6	AD	9B	7F	7C	CF	6A	80	83	30	95
3	59	52	64	5A	A6	AD	9B	21	61	01	0B	DE	9E	FE	F4
4	59	52	64	87	A6	AD	9B	98	54	8A	4F	67	AB	75	B0
5	59	52	64	4F	A6	AD	9B	72	48	F2	8B	8D	B7	0D	74
6	59	52	64	BC	A6	AD	9B	77	42	39	85	88	BD	C6	7A
7	59	52	64	44	A6	AD	9B	4C	6B	6E	DA	B3	94	91	25
8	59	52	64	06	A6	AD	9B	F9	87	CE	AE	06	78	31	51
9	59	52	64	D6	A6	AD	9B	45	8E	23	3C	BA	71	DC	C3
10	59	52	64	5F	A6	AD	9B	20	A9	D7	1B	DF	56	28	E4
11	59	52	64	36	A6	AD	9B	8E	44	66	1C	71	BB	99	E3
12	59	52	64	18	A6	AD	9B	DA	45	6F	A9	25	BA	90	56
13	59	52	64	28	A6	AD	9B	33	8C	E9	C3	CC	73	16	3C
14	59	52	64	0B	A6	AD	9B	8D	53	DF	65	72	AC	20	9A
15	59	52	64	2D	A6	AD	9B	6A	65	5D	9E	95	9A	A2	61

注:この表における各バイトの値は、MSBが最初に送信される。各バイトのビット順は、LSBを最初に伝送する [IEEE 802.3 bs]のAM値の逆となる。

9.1.6 FlexO-4パッド

400G FlexO-4-RSフレームの各インスタンスは、図13-2に示すように、1行のと列481~960にすべて0の値を持つ480ビットPADフィールドを有する。

9.2 オーバーヘッドの説明

FlexO OH領域は、FlexOフレームのPAD領域に続く320ビットに含まれる。OH構造は2,560ビット(320バイト)からなり、図9-7に示すように8フレームのマルチフレームに分散している。各フレームにはOHが40バイトが含まれる。

OH bytes for FlexO instance #1

MFAS bits		1	2	3	4	5	6	7	8	9	10	11	12	13	26	27	28	29	40
[678] frame																					
000	1	MFAS	STAT	GID	GID	GID	RES	IID	MAP	CRC	FCC	OSMC	RES								
001	2	MFAS	STAT	AVAIL	RES			MAP	CRC	FCC	OSMC										
010	3	MFAS	STAT	MAP				CRC	FCC	OSMC											
011	4	MFAS	STAT	MAP				CRC	FCC	OSMC											
100	5	MFAS	STAT	MAP				CRC	FCC	OSMC											
101	6	MFAS	STAT	MAP				CRC	FCC	OSMC											
110	7	MFAS	STAT	MAP				CRC	FCC	OSMC											
111	8	MFAS	STAT	MAP				CRC	FCC	OSMC											

OH bytes for FlexO instance #2 to #n

MFAS bits		1	2	3	4	5	6	7	8	9	10	11	12	13	26	27	28	29	40
[678] frame																					
000	1	MFAS	STAT	GID	GID	GID	RES	IID	MAP	CRC	FCC	RES	RES								
001	2	MFAS	STAT	AVAIL	RES			MAP	CRC	FCC	RES										
010	3	MFAS	STAT	MAP				CRC	FCC	RES											
011	4	MFAS	STAT	MAP				CRC	FCC	RES											
100	5	MFAS	STAT	MAP				CRC	FCC	RES											
101	6	MFAS	STAT	MAP				CRC	FCC	RES											
110	7	MFAS	STAT	MAP				CRC	FCC	RES											
111	8	MFAS	STAT	MAP				CRC	FCC	RES											

G.709.1-Y.1331.1(18)-Amd.1(19)_F9-7a

図9-7 a-FlexO OH構造

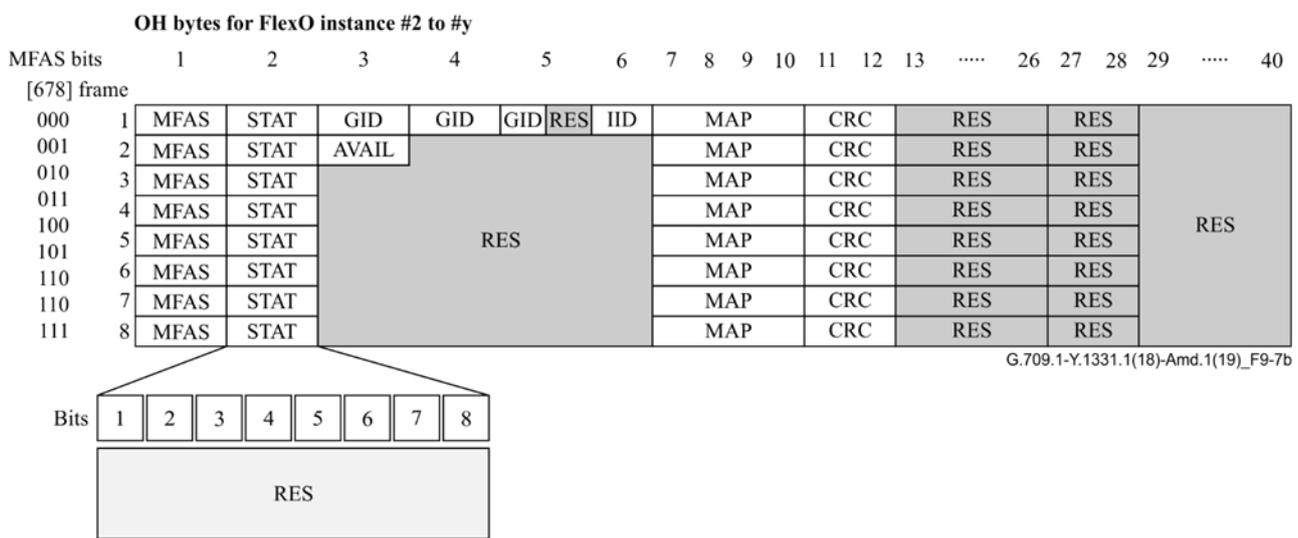
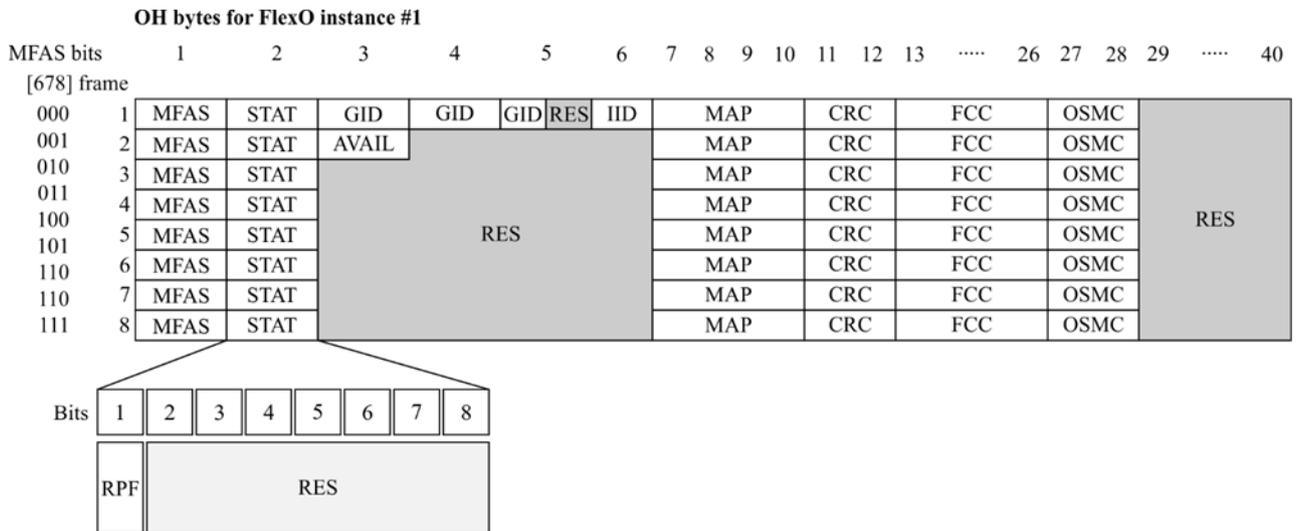


図9-7 b-FlexO-x-RSインタフェースにおけるy Equipped FlexOインスタンスのFlexO OH構造(x={2, 4}およびy≤x)

FlexO OH領域には、次のサブフィールドがある(図9-7参照)。

- マルチフレーム同期信号 (MFAS)
- ステータス (STAT)
- グループ識別子 (GID)
- FlexOインスタンス識別子 (IID)
- FlexOマップフィールド (MAP)
- OTUCの可用性 (AVAIL)
- 巡回冗長検査 (CRC)
- FlexOコミュニケーションチャンネル (FCC)
- 将来の国際標準用に予約されたビット(RES)
- OTN同期メッセージチャンネル (OSMC)

注1:AVAIL領域は未使用で、100Gインタフェースにのみ必要。

注2:FCCは各FlexO-x-RSインタフェースの最初のFlexOインスタンスにのみ位置する。

注3:STATフィールドのRPFビットは、各FlexO-x-RSインタフェースの最初のFlexOインスタンスにのみ存在する。

9.2.1 マルチフレームアライメント信号 (MFAS)

8ビット(1バイト)のマルチフレームアライメント信号領域が提供され、FlexOフレームごとにインクリメントされる。このMFAS領域は0x00~0xFFをカウントし、256フレームのFlexOマルチフレームを提供する。このマルチフレームは、オー

バーヘッドやペイロードの2フレーム、4フレーム、8フレーム、16フレーム、32フレームなどのマルチフレームを構成するために使用される。MFASシーケンスを図9-8に示す。

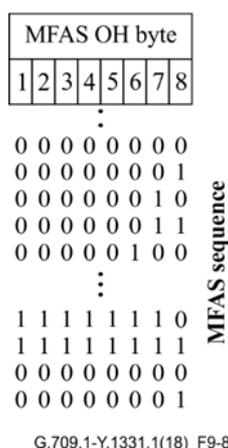


図9-8-マルチフレームアライメント信号オーバーヘッド

MFAS領域は、すべてのFlexOフレームにおける、AMの直後のオーバーヘッドバイト1に配置される。

9.2.2 グループID (GID)

20ビット(2.5バイト)のFlexO Group Identification (GID)領域によって、FlexO-x-RSインタフェースがメンバーになっているインタフェースグループインスタンスが示される。GIDを使用すると、インタフェースが目的のFlexOグループに属していることを受信側で識別できる。

GIDフィールドは、フレーム1のオーバーヘッドバイト3、4、および5に配置される。

同じFlexOグループ識別値が、転送の両方向で使用される。

GIDはゼロ以外の値を設定することができ、「0」の値は、どのグループにも属していないFlexO-x-RSインタフェースに設定される。

9.2.3 FlexOインスタンス識別 (IID)

FlexO-x-RS-mインタフェースグループは、メンバーとも呼ばれるm個のFlexO-x-RSインタフェースで構成される。グループの各FlexOインスタンス、およびグループ内の各インスタンスとメンバーの順序を一意に識別するために、8ビット(1バイト)のIIDフィールドが用意されている。この情報は、受信端における並べ替えプロセスで必要になる。

FlexOグループ内のインタフェースのIID値は、連続した値を設定する必要はない。IID値は、FlexOグループ内のインタフェースの順序 (lowからhigh) を示し、グループ内の最初のFlexO-x-RSインタフェースは、IID値が最小のインタフェースとなる。

FlexO-x-RSインタフェースのFlexOインスタンス識別値 (IID) は、すべてグループ内の以前のFlexO-x-RSインタフェースのIID値より大きく、また、次のFlexO-x-RSインタフェースのIID値より小さいものとする。

IIDフィールドはフレーム1のオーバーヘッドバイト6にある。値「0」および「255」は、このフィールド用に予約されている。

転送の両方向で同じFlexOインスタンス識別(IID)値が使用される。

どのグループにも属していないFlexO-x-RSインタフェースのFlexO IID値は、デフォルトで「0」になる。

9.2.4 FlexOマップ (MAP)

256ビットの(32バイト)領域によりグループに属するメンバーを示す。この領域の各ビットは、インスタンスがグループに属する場合、一部であることを示す「1」に設定される。MAP領域のビット位置はメンバーFlexO-x-RSインタフェースに設定されたIIDに対応し、最上位ビット (MSB) は最も小さい番号のIIDに対応する。未使用のインスタンスに該当するMAPの残りの領域は「0」に設定される。グループの各メンバーですべてのMAP情報が送受信される。

MAPフィールドは、グループ内のすべてのFlexOインスタンスのすべてのフレームにオーバーヘッドバイト7、8、9、および10に配置される。図9-9に示すように、フレーム1のオーバーヘッドバイト7のビット2はIID#1に関連付けられ、フレーム8のオーバーヘッドバイト10のビット7はIID#254に関連付けられる。さらに、フレーム1のオーバーヘッドバイト7のビット1と、フレーム8のオーバーヘッドバイト10のビット8が予約されている。

MAP bytes

Frame	7							8							9							10													
1	RES	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31			
2	32	33			
3			
4			
5			
6			
7			
8	245	246	247	248	249	250	251	252	253	254	RES

G.709.1-Y.1331.1(18)-Amd.1(19)_F9-9

図9-9-FlexO MAPフィールド

9.2.5 ステータス (STAT)

8ビット(1バイト)フィールドは、図9-10に示すように、汎用ステータス表示のために用意されている。

- リモートPHY障害
- 予約

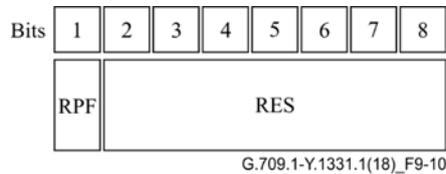


図9-10-FlexO OH STATフィールド

STAT領域は、図9-7に示すように、すべてのフレームのオーバーヘッドバイト2に配置される。

9.2.5.1 リモートPHY障害 (RPF)

セクションモニタリングでは、1ビットのリモートPHY障害 (RPF) インジケータにより、対向するFlexO終端部で検出された信号障害ステータスがアップストリーム方向に伝達される。

RPFはリモートPHY障害の発生時に「1」に設定され、それ以外の場合は、「0」に設定される。

RPF領域は、図9-10に示すように、STAT領域のビット1に配置される。

9.2.5.2 予約 (RES)

STATバイトの7ビットは、図9-10に示すように、将来の国際標準化のために予約されており、「0」に設定される。

9.2.6 OTUCの可用性 (AVAIL)

AVAILは使用されない。FlexO-1-RS 100Gインタフェースの場合は、値を1に設定する必要がある。その他x!=1の場合、予約領域とする。

AVAIL領域はフレーム2のオーバーヘッドバイト3に配置される。

9.2.7 巡回冗長検査 (CRC)

CRC-16 (2バイト)は、各FlexOフレームのオーバーヘッドバイト11および12に配置される。CRCは、FAS、OSMC、およびFCCフィールド以外のOH領域バイト2~10の整合性を保障する。CRC-16は、生成多項式 $G(x) = x^{16} + x^6 + x^5 + x^3 + 1$ を使用し、次の手順により計算される。

- 1) オーバーヘッドバイト2から10は、最上位ビットから順に、次数71の多項式 $M(x)$ の係数を表す72ビット・パターンを形成する。
- 2) $M(x)$ に x^{16} を乗じ、を $G(x)$ で割り(モジュロ2)、15次以下の剰余 $R(x)$ を得る。
- 3) $R(x)$ の係数を x^{15} を最上位ビットとする16ビット列とする。
- 4) この16ビット列をCRC-16とし、送信されるCRC-16の最初のビットを x^{15} の係数とし、送信される最後のビットを x^0 係数とする。

受信端では、送信端と同様にステップ1~3を実行する。ただし、ステップ1における $M(x)$ 多項式には、CRC-16ビットを受信順に含み、次数87をとる点が送信時とは異なる。ビット誤りがない場合、剰余は0となる。

9.2.8 FlexO管理通信チャンネル (FCC)

FlexO-x-RSインタフェース管理通信チャンネルには、マルチフレームごとに896ビット(112バイト)の領域が用意されている。図9-11に示すように、これらのフィールドはマルチフレームの8つのフレームすべてに割り当てられる。これにより、クリアチャンネルが提供される。管理チャンネルの形式と内容に関する仕様は、本勧告では規定しない。

注:FCCはインタフェース管理機能を目的としており、汎用的な通信チャンネルではない。

FCC領域は、オーバーヘッドバイト13~26のすべてのフレームに配置される。未使用の場合は、スクランブルの前にFCC領域はすべて0に設定される。FCCは、FlexO-x-RSインタフェースごとに約17.98 Mbit/sの帯域幅を持つ通信チャンネルを提供する。

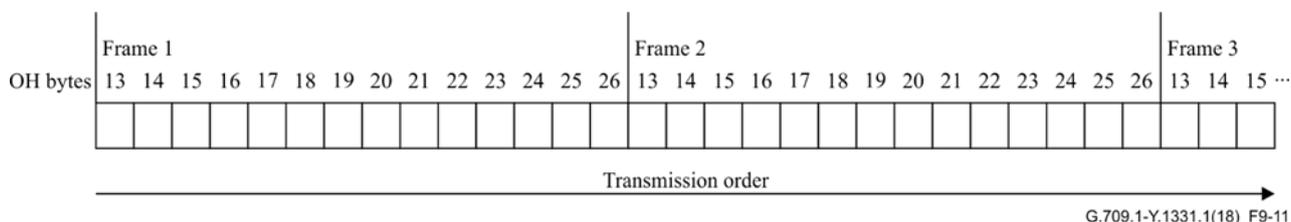


図9-11-FCC送信順序

9.2.9 FlexO予約オーバーヘッド (RES)

FlexOマルチフレーム構造の123.5バイトのFlexOオーバーヘッド領域は、将来の国際標準化のために予約されている。これらのバイト/ビットは、フレーム1/バイト5、フレーム2/バイト4、5、6、フレーム3~8/バイト3~6、およびフレーム1~8/バイト29~40に配置される。これらのバイト/ビットは、スクランブルの前にすべて0に設定される。

9.2.10 OTN同期メッセージチャンネル (OSMC)

マルチフレーム当たり128ビット(16バイト)の領域がOTN同期メッセージチャンネル (OSMC) のために提供される。図9-7に示すように、これらはマルチフレームの8つのフレームすべてに割り当てられる。このフィールドは、同期ステータスメッセージ (SSM) および PTP メッセージを転送するためのチャンネルを提供する。

OSMCは、FlexO-x-RS-mインタフェースグループの最初のFlexOインスタンス(最若番のIID値)のみ定義される。

OSMC領域は、すべてのフレームのオーバーヘッドバイト27および28に配置される。未使用の場合、OTN同期メッセージチャンネルは、スクランブルの前にすべて0に設定される。図9-12に示すように、OSMCバイトを組み合わせることにより、100Gインタフェースあたり約2.56 Mbit/s の帯域幅を持つチャンネルを提供する。

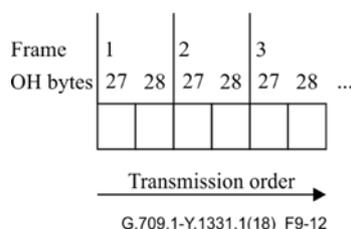


図9-12-OSMCの送信順序

FlexOインスタンス内のSSMメッセージおよびPTPメッセージは、[ITU-T G.7041]規定されるGFP-Fフレームにカプセル化される。PTPイベントメッセージにはタイムスタンプが付けられ、GFP-Fフレームへのカプセル化後、OSMCに挿入される。GFP-Fでカプセル化されたSSMメッセージ(およびPTPの非イベントメッセージ)は、できるだけ早い機会にOSMCに挿入される。連続するGeneric Framing Procedure (GFP) フレームの間には、GFPアイドルフレームを挿入できる。

GFPフレームの各バイトは、OSMCオーバーヘッド領域ののバイトに境界を揃えて収容される。GFPフレームは可変長であり、16バイトよりも長い場合、GFPフレームはFlexOマルチフレームの境界を横断して収容されてもよい。

9.2.10.1 イベントメッセージのタイムスタンプの生成

OSMC上で転送されるPTPイベント・メッセージのメッセージ・タイムスタンプ・ポイント[ITU-T G.8260]は、PTPイベント・メッセージが搬送されるGFPフレームの直前の32フレーム・マルチフレーム・イベント(MFAS [4:8] =00000に対応)とする。GFPフレームは64バイトよりも長い可能性があるため、FlexOの32マルチフレームの境界を横断して収容される。図9-13にタイムスタンプの例とGFPフレーム(PTPメッセージ)との関係を示す。

すべてのPTPイベントメッセージは、出力および入力インタフェースでタイムスタンプが打刻される。タイムスタンプの時刻は、イベントメッセージのタイムスタンプポイントが、PTPノード(すなわちOTNノード)とネットワークとの境界を示す参照面[ITU-T G.8260]を通過する時間とする。

イベントメッセージのタイムスタンプは、FlexOアクセスポイントで生成される。メッセージ・タイムスタンプ・ポイントは、MFAS [4:8] =00000に対応する32フレームのFlexOマルチフレーム・イベントとして以下のように指定される。このアプリケーションでは、FlexOマルチフレームイベントは、レーン上のMFAS [4:8] =00000フレームに対応する最初のアライメントマーカの最初のビットがPTPノード(OTNノード)とネットワーク(つまり、イーサネットMDIと同様のポイント)の間を横切るときとして定義される。マルチレーンを有するPHYの場合、PTPの遅延は参照面におけるアライメントマーカの先頭から測定される。これは最大媒体伝搬遅延を持つレーンのイーサネットMDIと等価である。実際には:

- 出力インタフェースでは、すべてのレーンのアライメントマーカが同時に送信されるため、タイムスタンプには任意のアライメントマーカを使用できる。
- 入力インタフェースでは、アライメントマーカはすべてのレーンに存在するが、レーン間で伝搬遅延が異なる場合がある。全てのレーンの中で最後に受信したアライメントマーカのタイムスタンプに使用するものとする。

注1:GFP (PTPイベントメッセージ)フレームの最初のバイトは、FlexO OSMCの32マルチフレーム境界の後の4フレームから31フレームの間の挿入される。

注2:4フレームのガードバンドは、実装を単純化するために定義する。

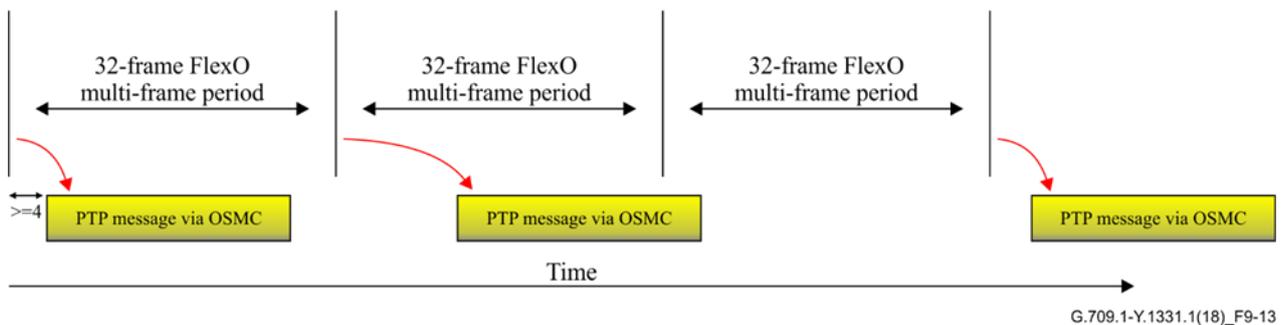


図9-13-OSMCのタイミング図の例

注3:今回のFlexO-x-RSインタフェースによる時刻同期では、[ITU-T G.8260]にて規定されるメッセージタイムスタンプポイント以外を使用したイベントメッセージタイムスタンプは生成しない。

FlexO-x-RSインタフェースにおける時刻同期は、参照面と異なるポイントでタイムスタンプが生成機能が実装される。さらに、参照面からの時刻のオフセットは、インバウンドイベントメッセージとアウトバウンドイベントメッセージで異なる可能性が高い。このため、生成されたタイムスタンプをこれらのオフセットを用いて補正する必要がある。[IEEE 1588]の図19に示されている、これらのオフセットのモデルに基づいて、次のような補正を行う。

$$\langle \text{egressTimestamp} \rangle = \langle \text{egressMeasuredTimestamp} \rangle + \text{egressLatency}$$

$$\langle \text{ingressTimestamp} \rangle = \langle \text{ingressMeasuredTimestamp} \rangle - \text{ingressLatency}$$

すなわち、参照面で測定される実際のタイムスタンプ($\langle \text{egressTimestamp} \rangle$ および $\langle \text{ingressTimestamp} \rangle$)は、検出されたタイムスタンプとそれぞれの遅延時間で計算される。これらの補正を行われない場合、スレーブクロックとマスタークロックの間の時刻のオフセットが生じる。

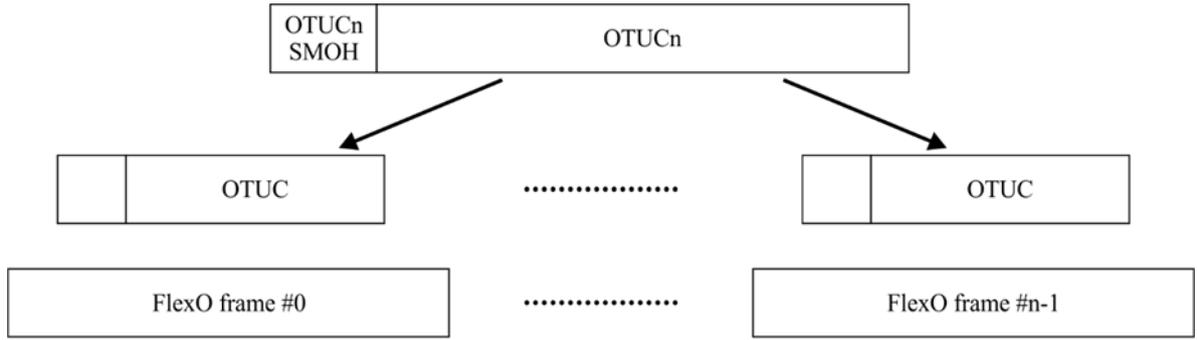
PTPタイムスタンプは、FlexO-x-RSmインタフェースグループの最初の(最若番のIID値を有する)FlexOインスタンスを基準とする。

10 OTUCnシグナルのn個のFlexOインスタンスへのマッピング

OTUCnのn個のOTUCインスタンスは、m個のFlexO-x-RSインタフェースからなるFlexO-x-RS-mグループにマッピングされる。各FlexO-x-RSインタフェース帯域幅は $\text{ceiling}(n/m) * 100\text{G}$ である。

10.1 OTUCnの配布とOTUCインスタンスの結合

OTUCnのフレーム構造は11.3章[ITU-T G.709]で規定されており、n個の同期されたOTUCフレームのインスタンスからなる。図10-1に示されるように、ソースにおけるFlexOへの収容では、OTUCnフレームを $n * \text{OTUC}$ インスタンスに分割する。同様に、シンクでは、 $n * \text{OTUC}$ インスタンスをOTUCnに結合する。次に、それぞれのOTUCインスタンスは1つのFlexOインスタンスに関連付けられた後、インタフェースの帯域幅に応じて複数のFlexOインスタンスを結合し、FlexO-x-RSインタフェースを構成する。アライメントとスケュー調整は、OTUCインスタンスに対して行われる。



G.709.1-Y.1331.1(18)-Cor.1(20)_F10-1

図10-1-n*FlexOフレームインスタンスに分散されたOTUCn

10.2 FlexOフレームペイロード

FlexOフレームのペイロード領域は、128ビットブロックに分割される。128ビットブロックの境界は、(AMとOHに続く)FlexOペイロード領域の先頭に揃えられる。FlexOフレームのペイロードは、スタッフ領域を有するマルチフレーム#1~7では5,120ブロック、スタッフ領域を持たないマルチフレーム#8では5,130ブロックから構成される。

注:この128ビット(16バイト)ワード/ブロックの100G OTUCのアライメントは、100GイーサネットのPCSにおける66 bブロックののアライメントに類似させている。この100GイーサネットにおけるPCSは、[IEEE 802.3]91章におけるアダプテーションプロセスで維持される。

10.3 FlexOフレームへのOTUCのマッピング

OTUC信号の連続する128ビット(16バイト)のグループは、FlexOフレームペイロード領域の128ビットブロックに、[ITU-T G.709]の17章で規定されるビット同期マッピング手順(BMP)によりマッピングされる。OTUCの128ビットグループの境界は、OTUCフレームの先頭に揃えられる。

OTUCフレームはFlexOフレームの境界と先頭を揃えずにマッピングされる。

OTUC信号のシリアルビットストリームはFlexOフレームペイロードに挿入され、ビットがFlexO-x-RSインタフェース上でマッピング処理への入力と同じ順序で送信される。

10.3.1 FlexOフレームへのOTUCのマッピング

OTUCと100G FlexOインスタンスは1対1の関係にある。FlexOペイロード領域は128ビットブロックに分割される。OTUCはこの連続する128ビットセグメントにマッピングされる。

FlexOマルチフレームには $(5,140 \times 128 \times 8 - 1, 280 \times 15) / (239 \times 16 \times 8 \times 4) = 42.85$ 個のOTUCフレームが含まれる。この結果、図10-2に示すように、FlexOフレームには最大5つのOTUCフレームが含まれ、また、OTUCフレームはFlexOフレーム行を最大24行の用いて伝送される。

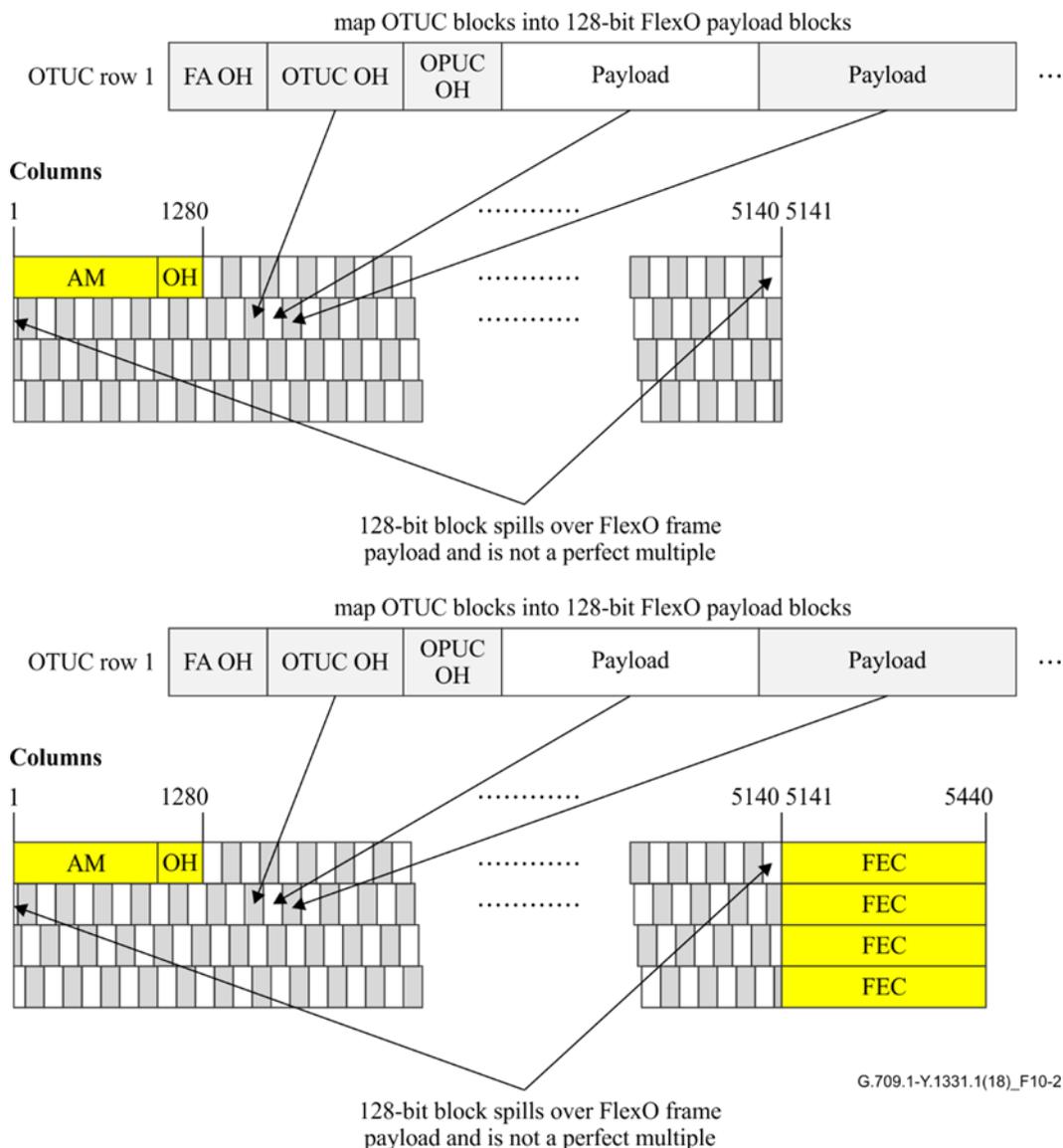


図10-2-100G FlexOフレームペイロードにマッピングされたOTUC

FlexOフレームペイロード領域の各行は128ビットブロックできれいに分割されない。図10-2に示すように、ブロックはオーバーフローし、行の境界を跨ぐ。FlexOペイロード領域の最初の128ビットブロックは常に必ずオーバーヘッド領域の直後から始まる。

AVAIL領域は、OTUCがFlexOフレームペイロードにマッピングされているか("1"に設定)、またはFlexOペイロードが空であるか("0"に設定)を示す。100G FlexO-x-RSインタフェースでは、その他の値は無効とする。

10.4 FlexO-x-RS-mグループアライメントおよびデスキュー

FlexOメンバーは、FlexO-x-RS-mグループ内で識別され、FlexO OH1のGID、MAP、およびIID領域を使用して並べ替えられる。IIDシーケンスは、適切なOTUCインスタンス順序でOTUC_nを再生成するために使用される。たとえば、OTUC#1は、最小IID番号などを持つFlexOフレームにマッピングされる。

受信端におけるデスキュー処理は、[ITU-T G.709]で規定されたOTUC FAS領域を使用して、グループ内のOTUCフレーム間で実行される。

OTUCフレームのスキュー要件は、デジタルマッピングおよびケーブル長による変動を考慮したものであり、その許容値は300 nsである。

注:これらの要件は、[OIF FlexE]におけるLow Skewアプリケーションに同じである。

11 100G FlexO-1-RSインタフェース

11.1 フレーム構造

100G FlexO-1-RSフレーム構造は、図11-1に示されており、128行×5,440ビット列で構成されている。各行の1から5140列がFlexOフレーム構造、5,141から5,440列がFECパリティ領域となる。

各行は5,440ビットのFECコードワードを構成し、最後の300ビットがFECパリティビットとして使用される。これにより、ビットオリент構造となる。各FECコードワードにおけるMSBは1列目であり、LSBは5,440列目である。

注:100G FlexO-1-RSフレーム構造は、100Gbit/s Ethernet clause 91 [IEEE 802.3] FECアライメントおよびレーンアーキテクチャから派生したもので、66bアライメントまたは256b/257bトランスコーディング機能は伴わない。

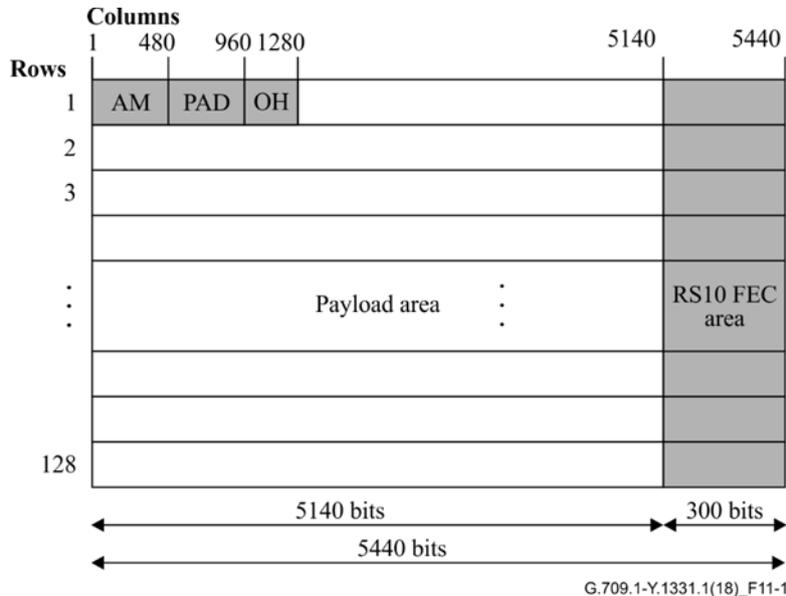


図11-1-100G FlexO-1-RSフレーム構造

11.2 ビットレートとフレーム周期

100G FlexO-1-RS信号のビットレートと許容偏差を表11-1に示す。

表11-1-100G FlexO-1-RSタイプとビットレート

100G FlexO-1-RS公称ビットレート	ビットレート許容偏差
30592/27233×99 532 800 kbit/s	±20 ppm
注1:100G FlexO-1-RSの公称ビットレートは約111 809 474.446 kbit/sとなる。 注2:100G FlexO-1-RSビットレートは、次のようにOTUCビットレートを基準にすることができる。256/241×OTUCビットレート=256/241×239/226×99 532 800 kbit/s。 注3:結果として100G FlexO-1-RSビットレートは、OTU4公称ビットレートの-4.46 ppmオフセット以内となる。	

100G FlexO-1-RS信号のフレーム周期とマルチフレーム周期を表11-2に示す。

表11-2-100G FlexO-1-RSフレームおよびマルチフレーム周期

フレーム周期 (注)	マルチフレーム周期 (注)
~6.228μs	49.822μs
注:周期は近似値で、小数第3位に丸められている。	

11.3 オーバーヘッド

100G FlexO-1-RS固有のオーバーヘッドは定義されていない。

11.4 スクランプリング

100G FlexO-1-RSフレームペイロード、AMパディング、固定スタッフィング、およびオーバーヘッドは、インタフェース上でDCバランスと適切なランニングディスパリティを提供するために、送信前にスクランブルする必要がある。AMのamiフィールドはスクランブルされておらず、選択された値はすでにDCバランスされた特性を持っている。図9-3に示されているAMのパディングpadiフィールドはスクランブルされる。下の図11-3は、ハイライトされた領域がスクランブルされていることを示している。

スクランブラの動作は、シーケンス長が65535のフレーム同期加算スクランブラの動作と機能的に同等であるものとし、生成多項式は、 $x^{16}+x^{12}+x^3+x+1$ とする。このスクランブラの図は、図11-3 [ITU-T G.709]を参照されたい。

スクランブラはフレーム先頭の最上位(初回送信)ビットで0xFFFFにリセットされ、FlexO-1-RSフレームの各ビットでスクランブラ状態が進む(図11-2参照)。ソースファンクションでは、スクランブル後、FECエンコーダへの入力前にAM(amiフィールド)が挿入される。すなわち、FEC符号化は、スクランブルされていないAM(amiフィールド)に対して行われる。FECエンコーダは、FECビットフィールドを上書きする。次に、図11-3に示すように、シンクはスクランブルされていないAM(amiフィールド)とFECフィールドを受信する。

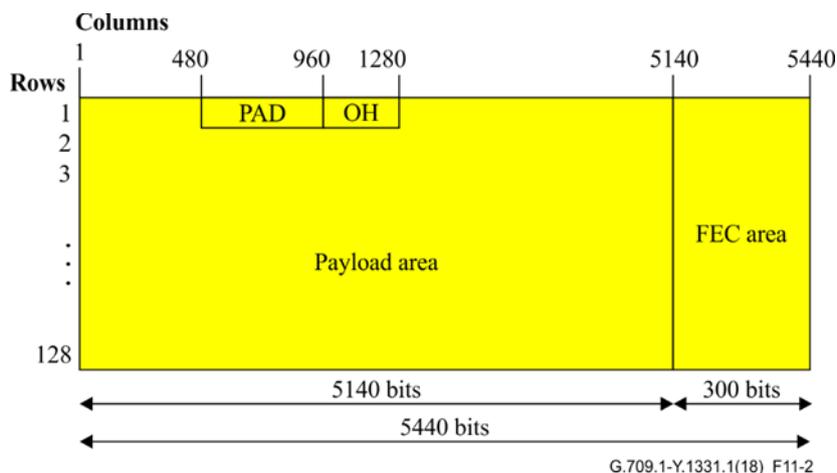


図11-2-100G FlexO-1-RSスクランブラ

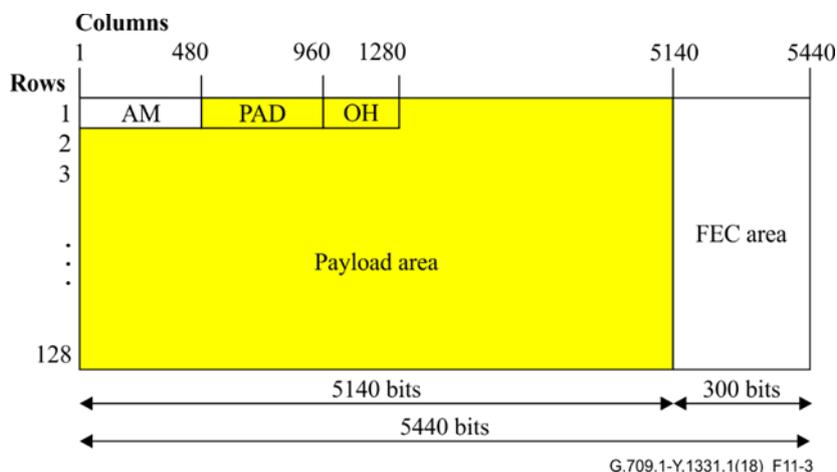


図11-3-AMおよびFEC挿入後の100G FlexO-1-RSスクランブラ

11.5 前方誤り訂正 (FEC)

100G FlexO-1-RS FECコードワードは、100G FlexO-1-RSフレームの1行を占める。100G FlexO-1-RSフレームは、図11-1に示すように、行ごとに300ビットのFECパリティを割り当てる。

FEC方式は、Galois Field $GF(2^{10})$ 上で動作するReed-Solomon符号を採用し、ここでシンボルサイズは10ビットである。

Reed-Solomon符号は $RS(n, k)$ で表され、ここで k は、 $2t$ パリティシンボルを生成するためのメッセージシンボルの数を表し、これは、全長 n のメッセージに付加される。対応する式は、具体的には $n=k+2t$ である。

$$n=544$$

$$k=514$$

t=15

FECエンコーダは、20×257ビットのデータブロックを処理して、FECコードワード (行) 内の5140データビットを生成し、20×15=300ビットのFECパリティを生成する。

注:100G FlexO-1-RS FECは、RS10 (544, 514)に基づいている。これは、[IEEE 802.3]の91項で100GBASE-KP4インタフェースに指定されている。

11.6 FOIC1.k-RSインタフェース

11.6.1 FOIC1.4-RSインタフェース

FlexOフレームは、最大28 Gbit/sの物理レーンを使用して、マルチチャネルパラレルインタフェースに適合される。レーンのビット多重化は実行されない。

FlexOフレームのアライメントマーカは、FOIC1.4の4つのレーンに配置され、レーンあたり240ビットのデータとなる。アライメントマーカ (AM) 値は9.1項で規定されている。各AMには、ユニークなUMx値とUPx値がある。4つのAMがレーン0, 1, 2および3に分配されるとき、シンク機能におけるレーン再配列のためにユニークな値が使用される。CMx値は4つのレーンすべてに複製され、検索、位置合わせ、およびスキュー補正プロセスが容易とする。

FEC符号化後、データおよびパリティビットは、最も小さいレーンから最も大きいレーンまでのラウンドロビン分配方式で、4つの論理FOIC1.4レーンすべてに10ビットのグループで分配される。AMフィールドのレーン毎の送信値の結果を表11-3に示す。ここで送信順序は左から右である。すなわち、例えば、AM0はレーン0で送信され、AM1はレーン1等で送信され、各10ビットワードのビットはまずMSBで送信される。

注1:インバースマックス機能は、91項[IEEE 802.3]に基づいている。

注2:メカニズムは互換性があり、OTU4レートをサポートするIEEE 100GBASE-R4用に開発された光モジュールを再利用できる。

注3:FOIC1.4-RS 25Gレーンの電気仕様は[b-OIF CEI]に記載されている。

表11-3-4つのFOIC1.4-RSレーンでのAMビット分布

AMビット	レーン0 AM 0の10ビットシンボル	レーン1 AM 1の10ビットシンボル	レーン2 AM 2の10ビットシンボル	レーン3 AM 3の10ビットシンボル
1~40	0101100101	0101100101	0101100101	0101100101
41~80	0100100110	0100100110	0100100110	0100100110
81~120	0100011011	0100011000	0100011000	0100011011
121~160	0110100110	0010100110	1010100110	1010100110
161~200	1010110110	1010110110	1010110110	1010110110
201~240	0110111001	0110111110	0110110111	0110110010
241~280	1011100000	0110010110	1111011111	0001011000
281~320	0010001110	1001111011	0011001111	0100000001
321~360	1100111101	0111111000	0110101010	0000101111
361~400	1001000111	0110011010	0000001000	0111101001
401~440	1111011100	0101100001	0011001100	1110111111
441~480	0100110000	0010000001	0010010101	1011110100

注:各10ビットワードの送信順序は左から右となる(MSBが最初)。FlexOフレーム内の転送順序は、行を左から右に横切り、テーブルを下にする。各レーンの送信順序は、ワード単位でテーブルの下方向となる。

11.6.2 FOIC1.4-RSスキュー許容偏差要件

レーンスキュー許容偏差の要件は180 ns。

注:これらの要件はCAUI4 [IEEE 802.3]に準拠している。

11.6.3 FOIC1.4-RS 28Gレーンビットレート

FOIC1.4-RSレーンはFlexO-1-RSフレームと同期している。4レーンある。

FOIC1.4-RSレーン信号のビットレートと偏差を表11-4に示す。

表11-4-FOIC 1.4-RSレーンレート

FOIC 1.4-RS公称レーンビットレート	ビットレート許容偏差
30592/27233×24 883 200 kbit/s	±20 ppm
注1:公称レーンレートは約:27 952 368.611 kbit/s 注2:FOIC1.4-RS_lane_rate=100G_FlexO-1-RS_rate/4	

注:100G FlexO-1-RSレートは11.2項で指定されている。

この結果、FOIC1.4-RSレーンビットレートは、OTL 4.4公称ビットレートから-4.46 ppmオフセットされる。

11.6.4 m*FOIC 1.4-RSインタフェース

m*FOIC1.4-RSインタフェースは、m個の単一光スパンのそれぞれで複数の光トリビュタリ信号をサポートし、各端で3 R中継を行う。

m*FOIC1.4-RSインタフェース信号には、m個の光インタフェースに分配された1つのOTUCn信号と、光インタフェースごとのk=4レーンが含まれる。

各FOIC1.4-RSレーンを伝送する光トリビュタリ信号の様子は、[ITUT G.695]および[ITU-T G.959.1]に記載されている。

12 200G FlexO-2-RSインタフェース

12.1 フレーム構造

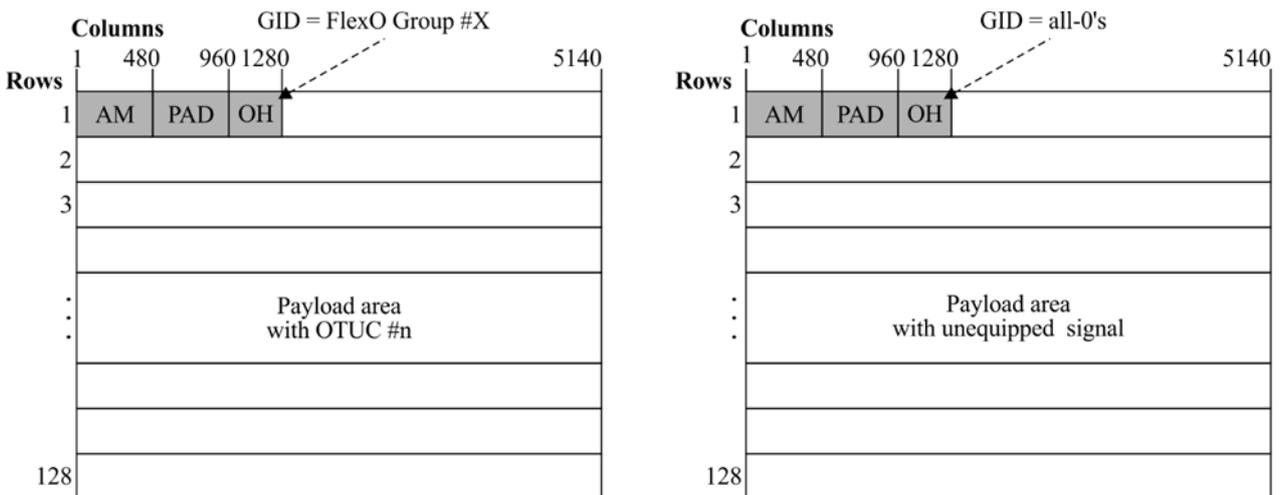
200G FlexO-2-RSフレーム構造は、図12-2に示されており、2つの10ビットインターリーブされた100G FlexOフレーム構造の1から10280列、およびFEC領域の10281から10880列の各行で構成されている。

注:200G FlexO-2-RSフレーム構造は、200Gbit/s Ethernet clause 119 [IEEE 802.3 bs] FECアライメントおよびレーンアーキテクチャから派生したもので、66 bアライメントまたは256 b/257 bトランスコーディング機能は伴わない。

m×200G FlexO-2-RS群がn < 2mのOTUCnを運ぶ場合、いくつかの200G FlexO-2-RS信号はただ1つのOTUCインスタンス(図12-1参照)を含む。FlexO-2-RSに含まれるOTUCインスタンスが2つ未満の場合、実装されたOTUCインスタンスは、この200G FlexO-2-RS#mフレーム内の最初の100G FlexOフレームに配置される。2番目の100G FlexOフレームにはOTUCインスタンスが実装されておらず、GIDフィールドはすべて0に設定されており、実装されていないことを示している。

次のルールは、実装されていないインスタンスに適用される。

- 実装されていないOTUCインスタンスは、常にFlexO-2-RSフレーム内の最も大きい番号のFlexOインスタンスである必要がある。
- すべてのFlexO-2-RSフレームには、必ず少なくとも1つのインスタンスを実装する必要がある。



G.709.1-Y.1331.1(18)_F12-2

図12-1-部分補填の場合の200G FlexO-2-RS#m信号内の100G FlexOフレーム

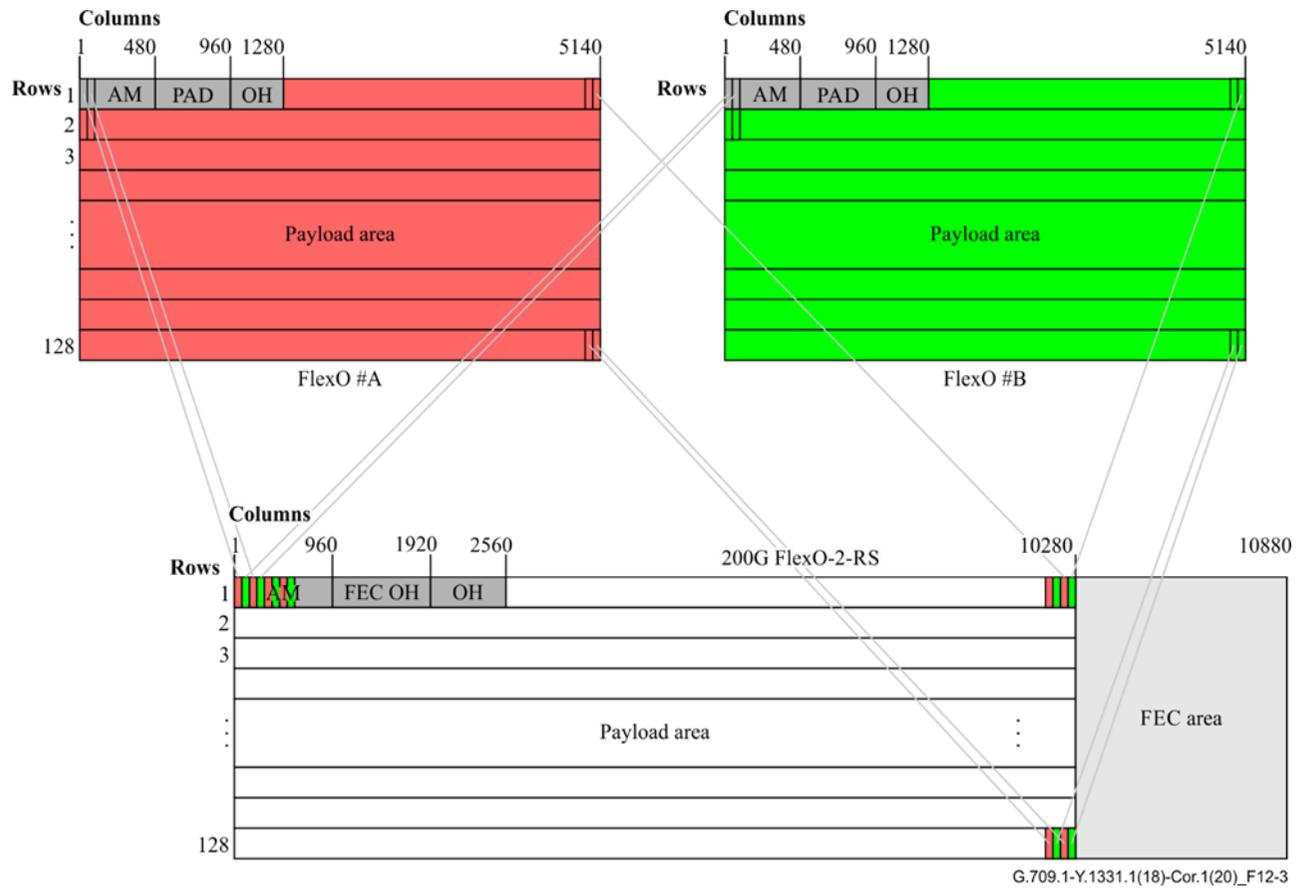


図12-2-200G FlexO-2-RSフレーム構造へのFlexOインスタンスのマッピング

12.2 ビットレートとフレーム周期

200G FlexO-2-RS信号のビットレートと許容偏差を表12-1に示す。

表12-1-200G FlexO-2-RSタイプとビットレート

200G FlexO-2-RS公称ビットレート	ビットレート許容偏差
2×30592/27233×99 532 800 kbit/s	±20 ppm
注1:公称200G FlexO-2-RSビットレートは約:223 618 948.893 kbit/sとなる。 注2:200G FlexO-2-RSビットレートは、次のようにOTUCビットレートを基準にすることができる。2×256/241×OTUC ビットレート=2×256/241×239/226×99 532 800 kbit/s。	

200G FlexO-2-RS信号のフレーム周期とマルチフレーム周期を表12-2に示す。

表12-2-200G FlexO-2-RSフレームおよびマルチフレーム周期

フレーム周期 (注)	複数フレーム周期 (注)
~6.228μs	49.822μs
注:周期は近似値で、小数第3位に丸められている。	

12.3 オーバーヘッド

200G FlexO-2-RS固有のオーバーヘッドは定義されていない。

12.4 スクランプリング

200G FlexO-2-RSスクランブラの動作は、図12-2に示すインターリーブされた200G FlexO-2-RSフレーム構造に基づいており、このフレーム構造は、128×5,440 ビット列の2つのインスタンスで、200G FlexO-2-RSフレーム構造の10ビットインターリーブによって生成される。

インターリーブされた200G FlexO-2-RSフレームペイロード、AMパディング、固定スタッフィング、およびオーバーヘッドは、インタフェース上でDCバランスと適切なランニング ディスパリティを提供するために、送信前にスクランブルする必要がある。AMのamiフィールドはスクランブルされておらず、選択された値はすでにDCバランスされた特性を持っている。パディングフィールドはスクランブルされる。下の図12-4は、ハイライトされた領域がスクランブルされていることを示している。

スクランブラの動作は、シーケンス長65535のフレーム同期加算スクランブラの動作と機能的に同等であるものとし、生成多項式は、 $x^{16}+x^{12}+x^3+x+1$ とする。このスクランブラの図は、図11-3 [ITU-T G.709]を参照されたい。

スクランブラはフレーム先頭の最上位ビットで0xFFFFにリセットされ、インターリーブされた200G FlexO-2-RSフレームの各ビットの間でスクランブラ状態が進む (図12-3を参照)。ソースファンクションでは、スクランブル後、FECエンコーダへの入力前にAM(amiフィールド)が挿入される。すなわち、FEC符号化は、スクランブルされていないAM(amiフィールド)に対して行われる。FECエンコーダは、FECビットフィールドを上書きする。次に、図12-4に示すように、シンクはスクランブルされていないAM(amiフィールド)とFECフィールドを受信する。

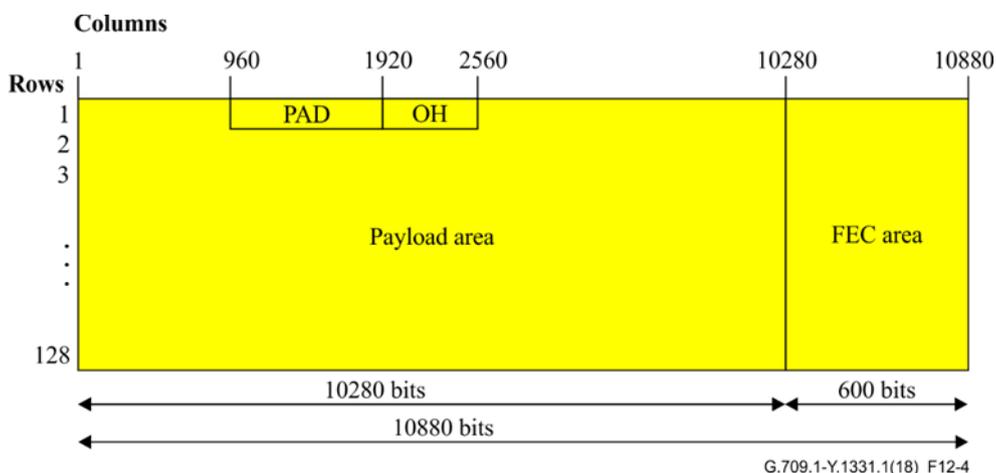


図12-3-200G FlexO-2-RSスクランブラ

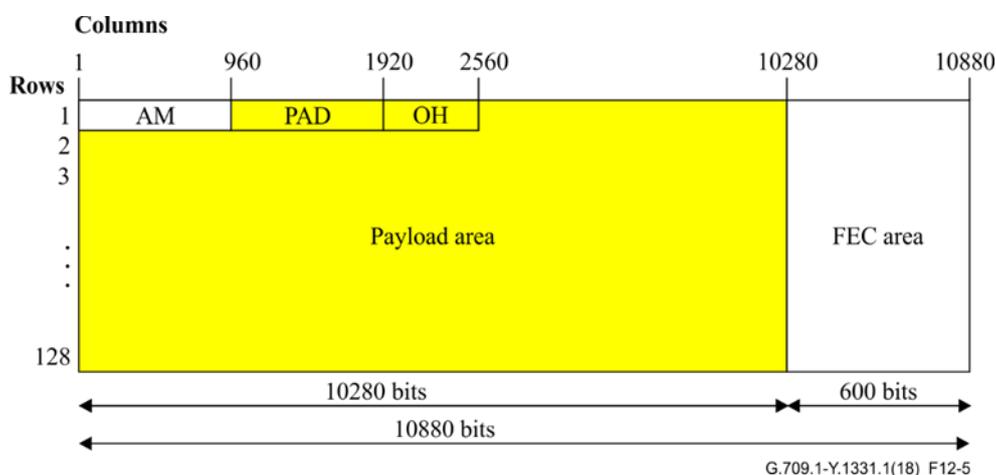


図12-4-200G AMおよびFEC挿入後のFlexO-2-RSスクランブラ

12.5 前方誤り訂正 (FEC)

FlexO-2-RS FECエリアには、Reed-Solomon RS(544, 514) FECコードが含まれている。RS(544, 514) FECコードは、付属書 Aに規定されたとおりに計算するものとする。

12.6 FOIC2.k-RSインタフェース

12.6.1 FOIC2.4-RSインタフェース

FOIC2.4-RSインタフェースは、200G光モジュールとのシステムインタフェースとして使用される。FlexO-2-RSフレーム構造は、最大56 Gbit/sとなる4つの物理レーンを使用するマルチチャネルパラレルインタフェースに適合している。

FlexOフレームのアライメントマーカは、8つの論理FOIC 2.4レーンに分配され、各論理レーンあたり120ビットのデータになる。アライメントマーカ (AM) 値は9.1.3項で規定される。各AMには、ユニークなUMx値とUPx値がある。8つのAMがレーン0, 1, 2から7に分配されるとき、シンク機能におけるレーン再配列に異なる値が使用される。CMx値は8つのレーンすべてに複製され、検索、位置合わせ、およびスキュー補正のプロセスが容易とする。

FlexO-2-RSフレーム(付属書 A参照)をFEC符号化した後、2つのサブ行(すなわち、2つのFECコードワード)の各セットは、10ビットベースでインターリーブ(ラウンドロビンでない)され、次いで、最も小さい番号から最も大きい番号のレーンまでラウンドロビン分配方式で8つの論理レーンに分配される。インターリーブと分配の特定の方式は、[IEEE 802.3 bs]の119.2.4.7項の200GBASE-Rインタフェースで規定されている。AMフィールドのレーン毎の送信値の結果を表12-3に示す。ここで送信順序が左から右である。例えば、AM 0はレーン0で送信され、AM 1はレーン1で送信され、各10ビットワードのビットはまずMSBで送信される。

FOIC2.4-RSインタフェースの4つの物理レーンは、2つの特定の論理レーンを物理レーンにビット多重することによって生成される。

注1:インバースマックス機能は、91項[IEEE 802.3]に基づいている。

注2:メカニズムは互換性があり、200G OTNレートをサポートするIEEE 200GBASE-R4用に開発された光モジュールを再利用できる。

表12-3-8つの論理レーンにおけるAMビットの分散

AMビット	レーン0 AM 0の10 ビットシ ンボル	レーン1 AM 1の10 ビットシ ンボル	レーン2 AM 2の10 ビットシ ンボル	レーン3 AM 3の10 ビットシ ンボル	レーン4 AM 4の10 ビットシ ンボル	レーン5 AM 5の10 ビットシ ンボル	レーン6 AM 6の10 ビットシ ンボル	レーン7 AM 7の10 ビットシ ンボル
1-80	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101
81-160	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110
161-240	0100101000	0100001000	0100011000	0100010110	0100100001	0100010011	0100101111	0100010001
241-320	0010100110	0010100110	1010100110	1010100110	1110100110	1110100110	0010100110	0010100110
321-400	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110
401-480	0110110110	0110111110	0110110111	0110110010	0110111001	0110110111	0110110111	0110110100
481-560	1011110011	0110010110	1111011111	0001011000	1000010101	0010010010	0111010000	1100011010
561-640	0100000011	1001111011	0011001111	0100000001	0010001010	0011110010	1000111001	1101101110
641-720	0011000110	0111111000	0110101010	0000101111	0100111101	1000101110	1000010110	1101101010
721-800	0101000011	0110011010	0000001000	0111101001	1001111010	0011011011	0010001011	1100111001
801-880	0010111111	0101100001	0011001100	1110111111	1011011101	0111000011	1101110001	0100100100
881-960	0011001110	0010000001	0010010101	1011110100	0110110000	0101110100	1001111010	0100100101

注:各10ビットワードの送信順序は左から右となる(MSBが最初)。FlexOフレーム内の転送順序は、行を左から右に横切り、テーブルを下にする。各レーンの送信順序は、ワード単位でテーブルの下方向となる。

12.6.2 FOIC2.4-RSスキュー公差要件

レーンスキュー許容偏差の要件は180 ns。

注:これらの要件は、200GAUI-4 [IEEE 802.3bs]に準拠している。

12.6.3 FOIC2.4-RS 56Gレーンビットレート

FOIC2.4-RSレーンはFlexO-2-RSフレームと同期している。4レーンある。

FOIC2.4-RSレーン信号のビットレートと許容偏差を表12-4に示す。

表12-4-FOIC 2.4-RSレーンレート

FOIC 2.4-RS公称レーンビットレート	ビットレート許容偏差
30592/27233×49 766 400 kbit/s	±20 ppm

注1:FOIC2.4-RSの公称レーンレートは約:55 904 737.223 kbit/s
注2:FOIC2.4-RS_lane_rate=200G_FlexO-2-RS_rate/4

注:200G FlexO-2-RSビットレートは12.2項で指定されている。

12.6.4 m*FOIC 2.4-RSインタフェース

m*FOIC 2.4-RSインタフェースは、m個の単一光スパンのそれぞれで複数の光トリビュタリ信号をサポートし、各端で3R中継を行う。

m*FOIC2.4-RSインタフェース信号には、m個の光インタフェースに分配された1つのOTUCn信号と、光インタフェースごとのk=4レーンが含まれる。

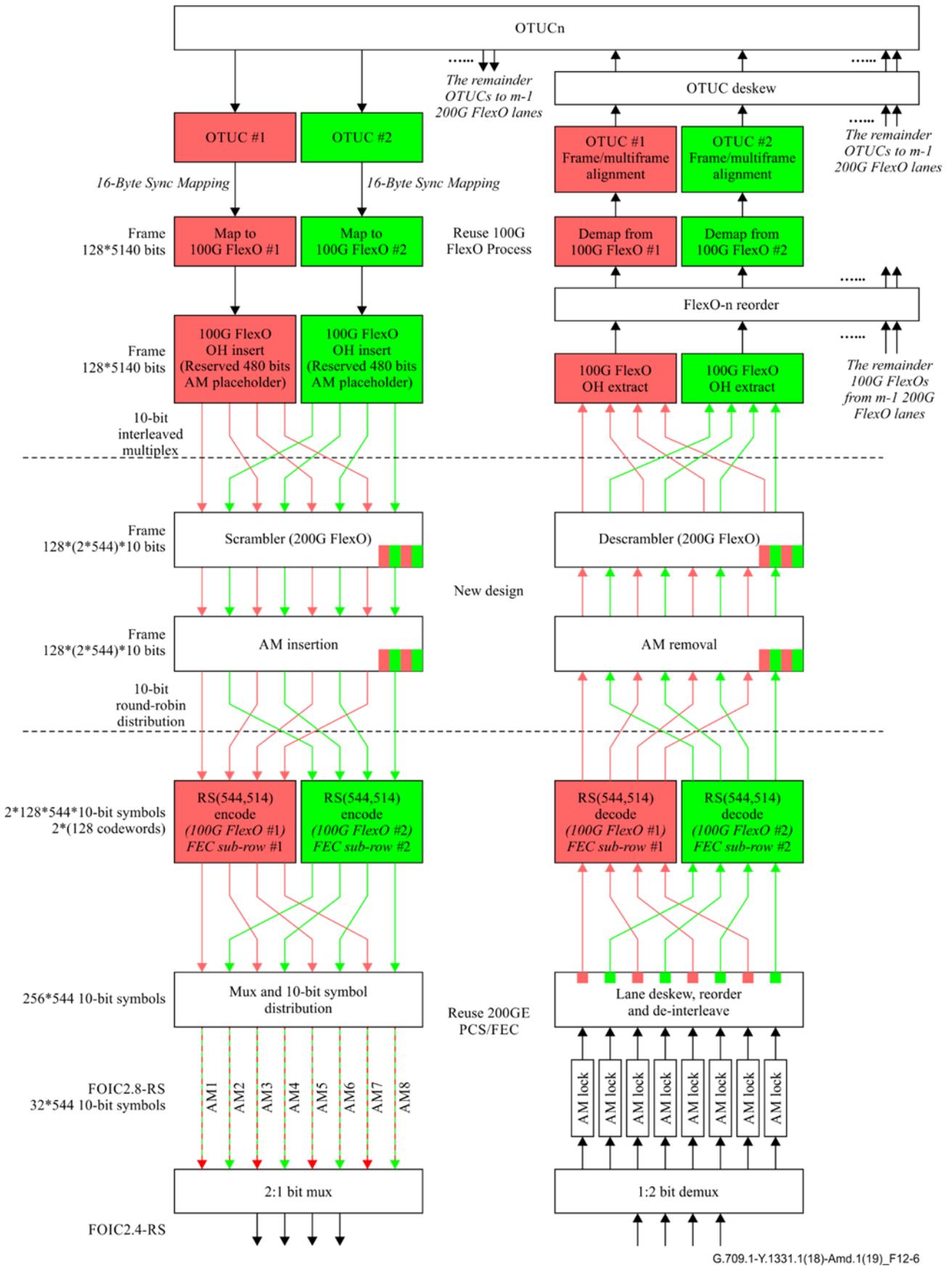
各FOIC2.4-RSレーンを伝送する光トリビュタリ信号の仕様は、[ITU-T G.695]および[ITU-T G.959.1]に記載されている。

12.6.5 FOIC 2.4-RSインタフェースプロセス

図12-5は200G FlexO-2-RSのプロセスを示しており、3つの部分(100G FlexOの再利用の部分、純粋に新しい設計の部分、IEEE 802.3 200GE PCS/FECの再利用の部分)に分けられている。

スクランブラ/デスクランブラとAM挿入/除去のプロセスだけが新しい設計である。ソースのスクランブラの前とシンクのデスクランブラの後には、100G FlexOのプロセスとまったく同じプロセスを維持する。

IEEE 802.3 200GE PCS下部とFECを再利用する部分では、IEEE 802.3 200GE PCS下部とFECに関連するすべてのプロセスを完全に再利用する。



G.709.1-Y.1331.1(18)-Amd.1(19)_F12-6

図12-5-200G FlexO-2-RSプロセス

13 400G FlexO-4-RSインタフェース

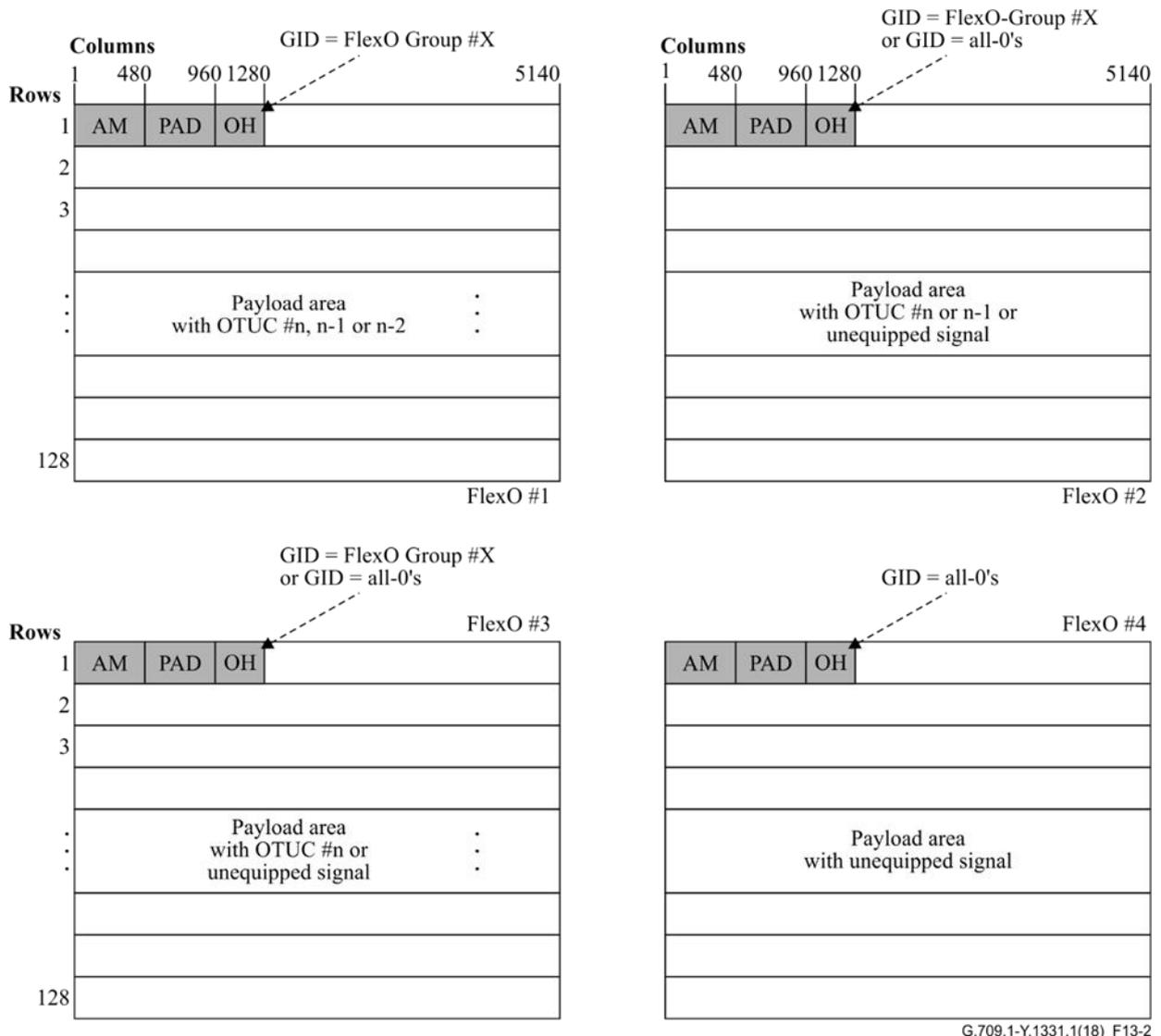
13.1 フレーム構造

400G FlexO-4-RSフレーム構造は、図13-2に示されており、4つの10ビットインターリーブされたFlexOフレームが1列目から10280列まで構成されており、10281列目から10880列までFEC領域で各行に構成されている。

注:400G FlexO-4-RSフレーム構造は、400Gbit/sイーサネット条項119 [IEEE 802.3bs] FECアライメントおよびレーンアーキテクチャから派生したもので、66bアライメントまたは256b/257bトランスコーディング機能は実装されない。

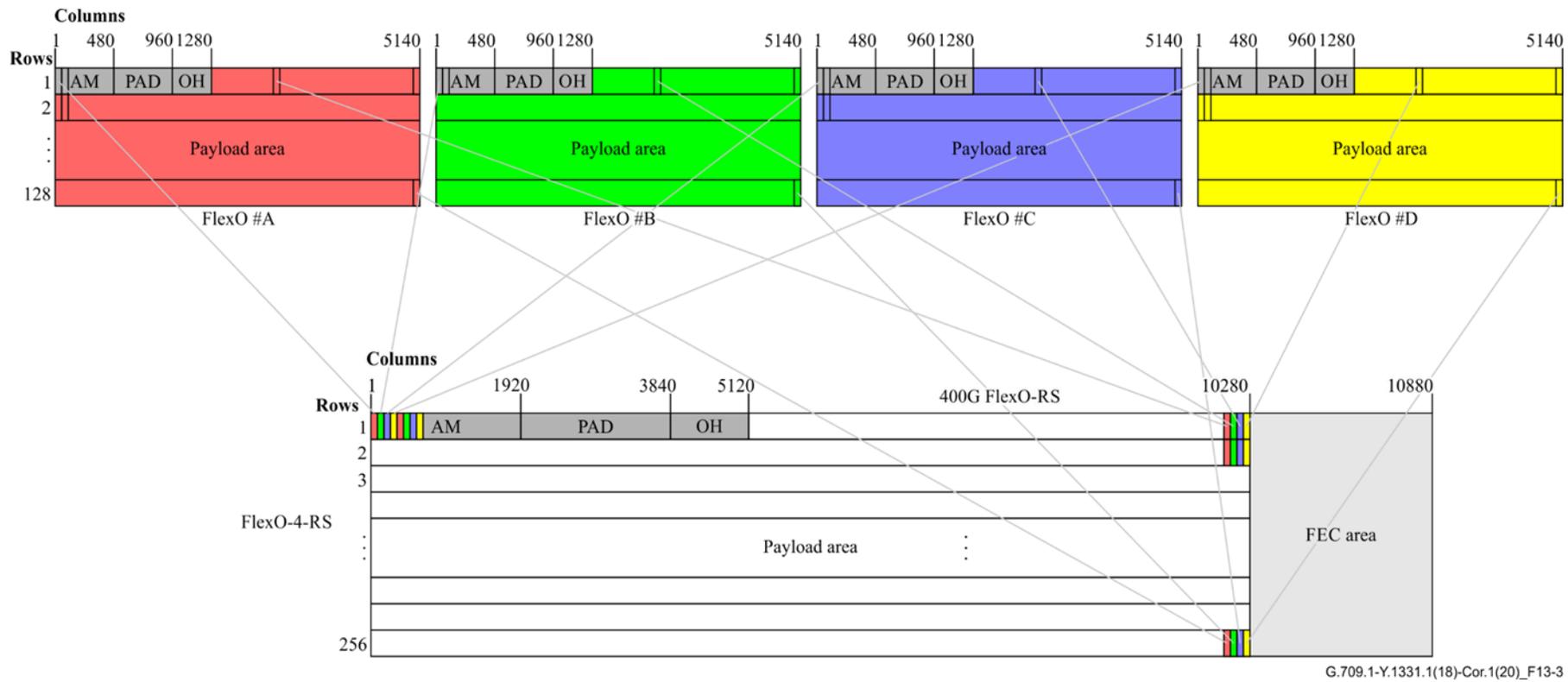
m×400G FlexO-4-RSグループがn<4 mのOTUCnを伝送する場合、400G FlexO 4 RS信号は3つ、2つ、または1つのOTUCインスタンスのみを含むことが許容される。(図13-1 参照)。FlexO-4-RSフレームに含まれるOTUCインスタンスが4個未満の場合、これらの3個、2個、または1個のOTUCインスタンスは、この400G FlexO-4-RS#mフレーム内の最初の1個、2個、または3個の100G FlexOフレームに配置される。最後の1つ、2つ、または3つの100G FlexOフレームはOTUCインスタンスを伝送せず、GIDフィールドはすべて0に設定されている。これは、100G FlexOフレームが実装されていないことを示す。

実装されていないインスタンスを管理する12.1項の同じ規則が適用される。



G.709.1-Y.1331.1(18)_F13-2

図13-1.部分充填の場合の400G FlexO-4-RS#m信号内の100G FlexOフレーム



G.709.1-Y.1331.1(18)-Cor.1(20)_F13-3

図13-2-400G FlexO-4-RSフレーム構造へのFlexOインスタンスのマッピング

13.2 ビットレートとフレーム周期

400G FlexO-4-RS信号のビットレートと許容偏差を表13-1に示す。

表13-1-400G FlexO-4-RSタイプとビットレート

400G FlexO-4-RS公称ビットレート	ビットレート許容偏差
4×30592/27233×99 532 800 kbit/s	±20 ppm
注1:公称400G FlexO-4-RSビットレートは約:447 237 897.786 kbit/sとなる。 注2:400G FlexO-4-RSビットレートは、OTUCのビットレートに基づいて、4×256/241×OTUCのビットレート=4×256/241×239/226×99 532 800 kbit/s。	

400G FlexO-4-RS信号のフレーム周期とマルチフレーム周期は、表13-2に定義されている。

表13-2-400G FlexO-4-RSフレームおよびマルチフレーム周期

フレーム周期 (注)	マルチフレーム周期 (注)
~6.228μs	49.822μs
注:周期は近似値で、小数第3位に丸められている。	

13.3 オーバーヘッド

400G FlexO-4-RS固有のオーバーヘッドは定義されていない。

13.4 スクランプリング

400G FlexO-4-RSスクランブラの動作は、図13-2に示すインターリーブされた400G FlexO-4-RSフレーム構造に基づいている。このフレーム構造は、400G FlexO-4-RSフレーム構造の256行5440ビット列の2つのインスタンスを10ビット多重化によって生成される。

インターリーブされた400G FlexO-4-RSフレームペイロード、AMパディング、固定スタッフィング、およびオーバーヘッドは、インタフェース上でDCバランスと適切なランニングディスパリティを確保するために、送信前にスクランブルされなければならない。AMのamiフィールドはスクランブルされず、選択された値はすでにDCバランスされた特性を持っている。パディングフィールドはスクランブルされる。下の図13-4は、強調表示された領域がスクランブルされていることを示している。

スクランブラの動作は、シーケンス65535のフレーム同期スクランブラの動作と機能的に同等であるものとし、生成多項式は、 $x^{16}+x^{12}+x^3+x+1$ とする。このスクランブラの図については、[ITU-T G.709]の図11-3を参照されたい。

スクランブラはフレームの先頭の最上位ビットで0 xFFFFにリセットされ、インターリーブされた400G FlexO-4-RSフレームの各ビット間にスクランブラ状態が進む(図13-3を参照)。ソースファンクションでは、スクランブル後、FECエンコーダへの入力前にAM(amiフィールド)が挿入される。すなわち、FEC符号化は、スクランブルされていないAM(amiフィールド)に対して行われる。FECエンコーダは、FECビットフィールドを上書きする。次に、図13-4に示すように、シンクはスクランブルされていないAM(amiフィールド)とFECフィールドを受信する。

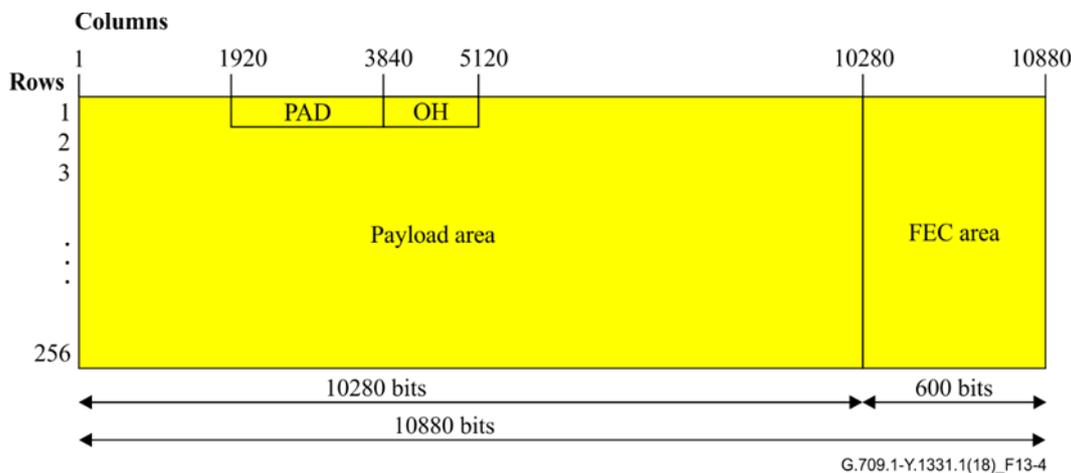


図13-3-400G FlexO-4-RSスクランブラ

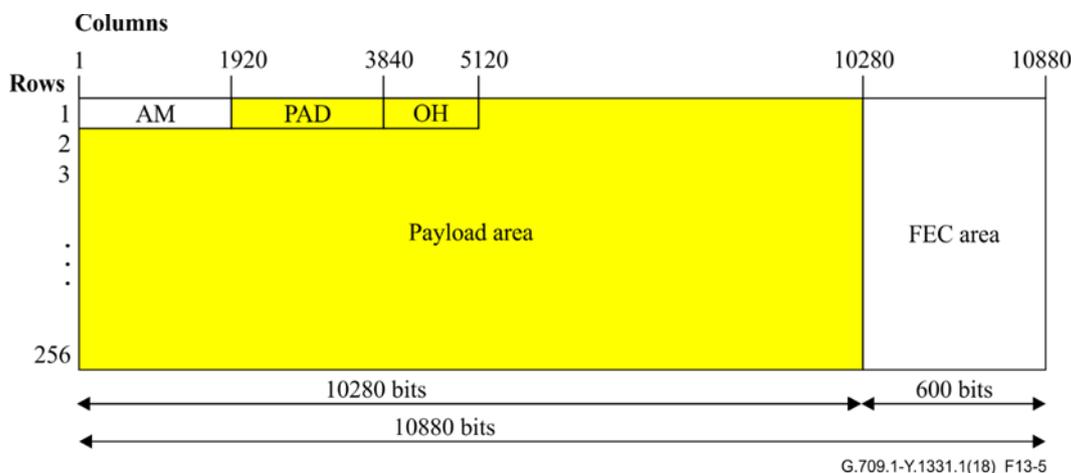


図13-4-400G AMおよびFEC挿入後のFlexO-4-RSスクランブラ

13.5 前方誤り訂正 (FEC)

FlexO-4-RS FECエリアには、リードソロモンRS(544, 514) FECコードが含まれている。RS(544, 514) FECコードは、付属書Aに規定されたとおりに計算するものとする。

13.6 FOIC 4.k-RSインタフェース

13.6.1 FOIC 4.8-RSインタフェース

FOIC 4.8-RSインタフェースは、400G光モジュールとのシステムインタフェースとして使用される。FlexO-4-RSフレーム構造は、最大56 Gbit/sの物理レーンを使用するマルチチャネルパラレルインタフェースに適合している。

400G FlexOフレームのアライメントマーカは16レーンに分配され、各論理レーンあたり120ビットのデータになる。アライメントマーカ (AM) 値は9.1.5項で規定される。各AMには、一意のUMx値とUPx値がある。16個のAMがレーン0, 1, 2から15に分配されるとき、シンク機能におけるレーン再配列に異なる値が使用される。CMx値はすべての16レーンに複製され、検索、アライメント、およびスキュー補正プロセスを容易とする。

FlexO-4-RSフレーム(付属書A参照)をFEC符号化した後、2つのサブ行(すなわち、2つのFECコードワード)の各セットは、10ビット単位でインターリーブ(ラウンドロビンでない)され、次いで、最も小さい番号から最も大きい番号のレーンまでラウンドロビン分配方式で8つの論理レーンに分配される。

インターリーブと分配の方式は、[IEEE 802.3bs] 119.2.4.7項の400GBASE-Rインタフェースに規定されている。AMフィールドのレーン毎の送信値の結果を、表13-3に示す(送信順序は左から右)。例として、AM0はレーン0で送信され、AM1はレーン1で送信される(他レーンも同様)、各10ビットワードはMSBファーストで送信される。

FOIC 4.8-RSインタフェースの8レーンは、それぞれ2つの論理レーンのビット多重化によって生成される。例えば、レーン0とレーン1、レーン2とレーン3、レーン4とレーン5、レーン6とレーン7、レーン8とレーン9、レーン10とレーン11、レーン12とレーン13、レーン14とレーン15のビット多重化により生成される。

注1: インバースマックス機能は、91項[IEEE 802.3]に基づいている。

注2:機能には互換性があり、IEEE 400GBASE-R4用に開発された光モジュールを再利用できる。400G OTNレートがサポートされる。

表13-3-16論理レーンでのAMビットの分配

AMビット	レーン0 AM 0の10 ビットシ ンボル	レーン1 AM 1の10 ビットシ ンボル	レーン2 AM 2の10 ビットシ ンボル	レーン3 AM 3の10 ビットシ ンボル	レーン4 AM 4の10 ビットシ ンボル	レーン5 AM 5の10 ビットシ ンボル	レーン6 AM 6の10 ビットシ ンボル	レーン7 AM 7の10 ビットシ ンボル
1-80	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101
161-240	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110
321-400	0100011011	0100011011	0100011011	0100011011	0100100001	0100010011	0100101111	0100010001
481-560	0110100110	0010100110	1010100110	1010100110	1110100110	1110100110	0010100110	0010100110
641-720	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110
801-880	0110111001	0110111110	0110110111	0110110010	0110111001	0110110111	0110110111	0110110100
961-1040	1011100000	0110010110	1111011111	0001011000	1000010101	0010010010	0111010000	1100011010
1121-1200	0010001110	1001111011	0011001111	0100000001	0010001010	0011110010	1000111001	1101101110
1281-1360	1100111101	0111111000	0110101010	0000101111	0100111101	1000101110	1000010110	1101101010
1441-1520	1001000111	0110011010	0000010000	0111101001	1001111010	0011011011	0010001011	1100111001
1601-1680	1111011100	0101100001	0011001100	1110111111	1011011101	0111000011	1101110001	0100100100
1761-1840	0100110000	0010000001	0010010101	1011101000	0110110000	0101110100	1001111010	0100100101
AMビット	レーン8 AM 8の10 ビットシ ンボル	レーン9 AM 9の10 ビットシ ンボル	レーン10 AM 10の 10ビット シンボル	レーン11 AM 11の 10ビット シンボル	レーン12 AM 12の 10ビット シンボル	レーン13 AM 13の 10ビット シンボル	レーン14 AM 14の 10ビット シンボル	レーン15 AM 15の 10ビット シンボル
81-160	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101	0101100101
241-320	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110	0100100110
401-480	0100000001	0100110101	0100010111	0100001101	0100000110	0100001010	0100000010	0100001011
561-640	1010100110	1010100110	1110100110	1010100110	0010100110	0010100110	1110100110	0110100110
721-800	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110	1010110110
881-960	0110111111	0110110100	0110110010	0110111000	0110111101	0110110011	0110111000	0110110110
1041-1120	1001100001	0101100011	0000101010	1110010001	1010010001	0011100011	1101010100	1010011001
1201-1280	1111001110	1000100011	0111010111	0001100110	0101101111	0011101001	1111011111	0101011101
1361-1440	1010111000	0011110010	0001101111	0001110001	1010100100	1100001111	0110010101	1001111010
1521-1600	0001100111	1110100111	0111110101	1100011011	1001011011	0011000111	1100101010	0101011001
1681-1760	1000001100	0001110111	0110001010	1011100110	1010100100	0011000101	1100001000	1010101000
1841-1920	0101010001	0011000011	0011100100	0111100011	0001010110	1000111100	0010011010	1001100001

注:各10ビット・ワードの送信順序は左から右となる(MSBが最初)。FlexOフレーム内の転送順序は、行を左から右に横切り、テーブルを下にする。各レーンの送信順序は、ワード単位でテーブルの下方向となる。

13.6.2 FOIC 4.8-RS スキュー許容偏差要件

レーンスキュー許容偏差は180ns。

注:これらの要件は、400GAUI-4 [IEEE 802.3 bs]に準拠している。

13.6.3 FOIC 4.8-RS 56 Gレーンビットレート

FOIC 4.8-RSレーンはFlexO-4-RSフレームと同期している。8つのレーンがある。

FOIC 4.8-RSレーン信号のビットレートと許容偏差を表13-4に示す。

表13-4-FOIC 4.8-RSレーンレート

FOIC 4.8-RS公称レーンビットレート	ビットレート許容偏差
30592/27233×49 766 400 kbit/s	±20 ppm
注1:FOIC 4.8-RSの公称レーンレートは約:55 904 737.223 kbit/s	
注2:FOIC 4.8-RS_lane_rate=400G_FlexO-4-RS_rate/8	

400G FlexO-4-RSビットレートは、13.2項で指定されている。

13.6.4 m*FOIC 4.8-RSインタフェース

m*FOIC 4.8-RSインタフェースは、m個の単一光スパンのそれぞれで複数の光トリビュタリ信号をサポートし、各端で3R中継を行う。

m*FOIC 4.8-RSインタフェース信号には、m個の光インタフェースに分配された1つのOTUCn信号と、光インタフェースごとのk=8レーンが含まれる。

各FOIC 4.8-RSレーンを伝送する光トリビュタリ信号の仕様は、[ITUT G.695]および[ITU-T G.959.1]に記載されている。

13.6.5 FOIC 4.8-RSインタフェースプロセス

図13-5は400G FlexO-4-RSのプロセスを示しており、3つの部分(100G FlexOの再利用の部分、純粋に新しい設計の部分、IEEE 802.3 400GE PCS/FECの再利用の部分)に分けられている。

スクランブラ/デスクランブラとAM挿入/除去のプロセスだけが新しい設計であり、ソースのスクランブラの前とシンクのデスクランブラの後は、100G FlexOのプロセスと同様となる。

IEEE 802.3 400GE PCS下部とFECを再利用する部分では、IEEE 802.3 400GE PCS下部とFECに関連するすべてのプロセスを完全に再利用する。

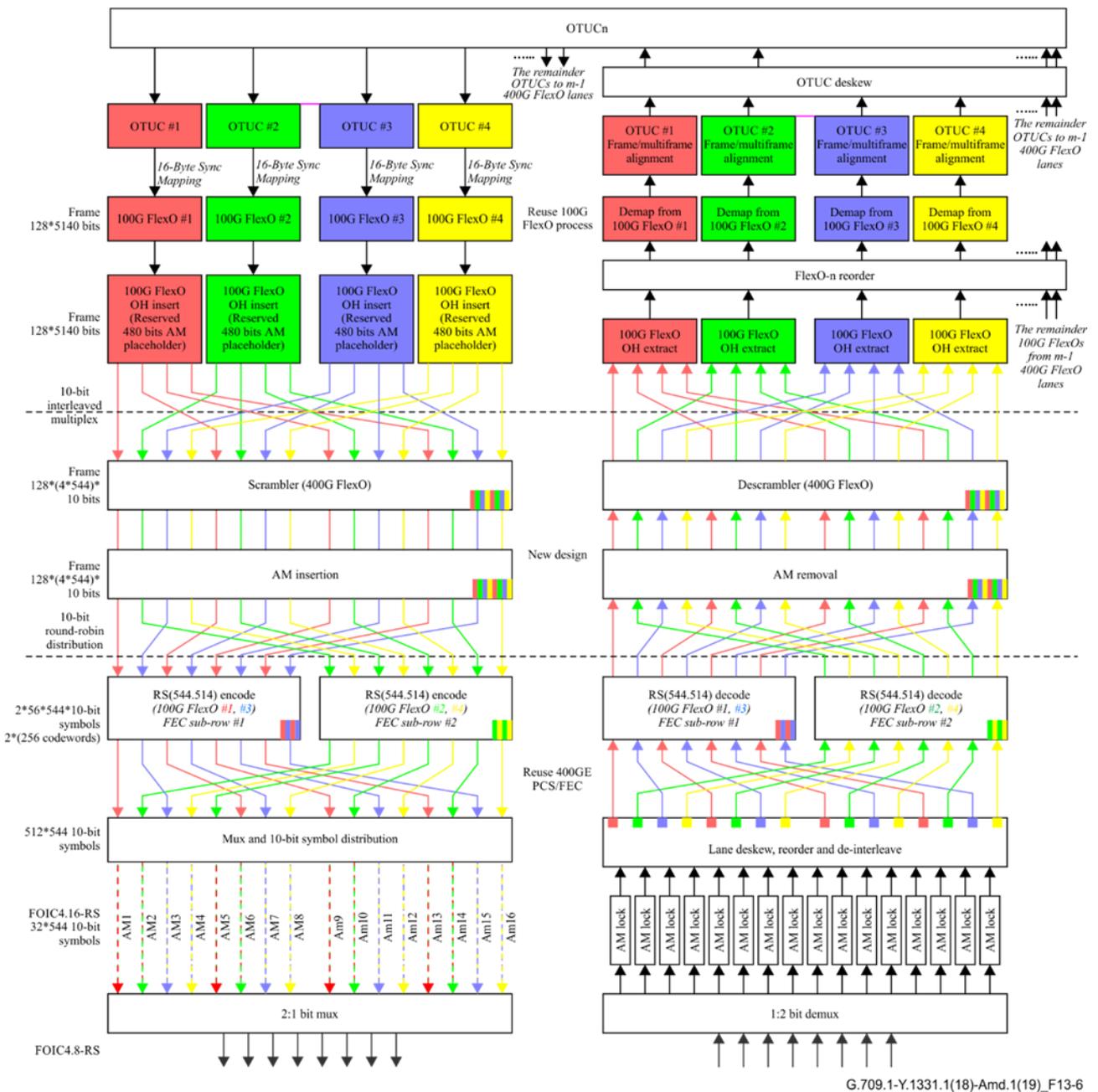


図13-5-400G FlexO-4-RSプロセス

付属書A

FlexO-x-RS(x=2,4の場合)で10ビットインターリーブRS(544, 514) コーデックを使用した前方誤り訂正

(この付属書は、この勧告の必須部分である。)

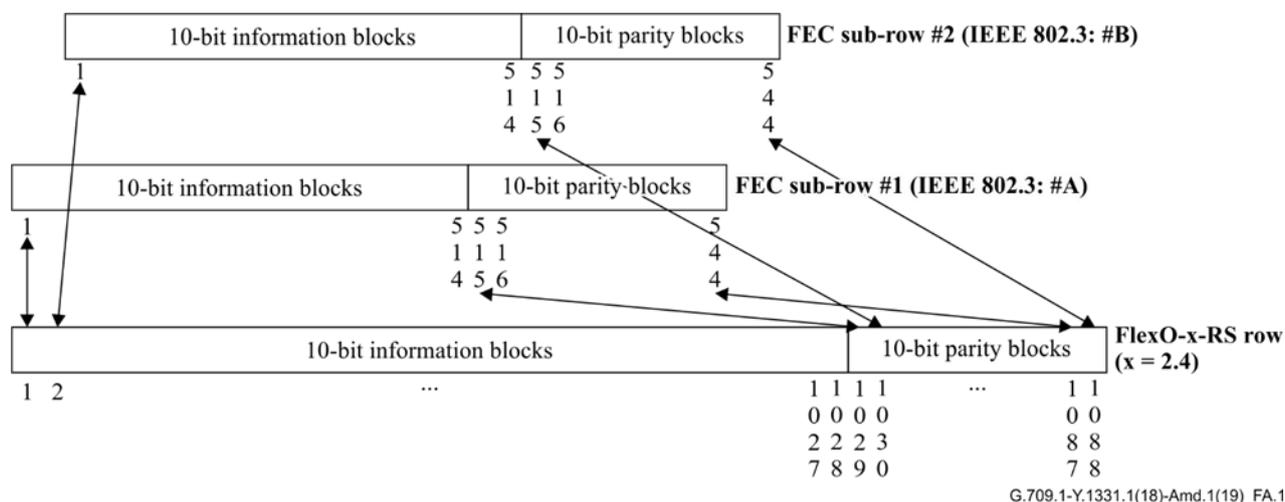
注1: FlexO-x-RS FEC (x=2, 4の場合)は、RS(544, 514, 10)に基づいている。これは、[IEEE 802.3bs]の119項に規定されているとおり、200GBASE-Rおよび400GBASE-Rインタフェース用である。

FlexO-x-RS用の前方誤り訂正は、リードソロモンRS(544,514)符号を用いる10bit インターリーブされたコーデックを使用する。RS(544, 514) 符号は非2元符号(FECアルゴリズムは10ビットシンボルで動作する)であり、線形巡回ブロック符号に属する。

FEC処理のために、FlexO-x-RS行は、図A.1に示されるように、10ビットインターリーブングを用いて2つのsub-rowに分離される。各FECエンコーダ/デコーダは、これらのsub-rowのうちの1つを処理する。10ビットFECパリティチェックブロックは、各sub-rowの10ビット情報ブロック1~514にわたって計算され、同じsub-rowの10ビットブロック515~544において送信される。

注2: FEC符号化の後、論理レーンに分配する前に、2つのsub-rowは10ビット再インターリーブされる。これは、ラウンドロビン・インターリーブではない[IEEE 802.3bs]の119.2.4.7項に記述された手順に従う。

注3: [IEEE 802.3]では、sub-row#1をA、sub-row#2をBと呼ぶ。



G.709.1-Y.1331.1(18)-Amd.1(19)_FA.1

図A.1-FECsub-row

FECsub-rowX (X=1, 2)に属するFlexO-x-RS行の10ビットブロックは、 $X+2 \times (i-1)$ ($i=1 \dots 544$ の場合)で定義される。

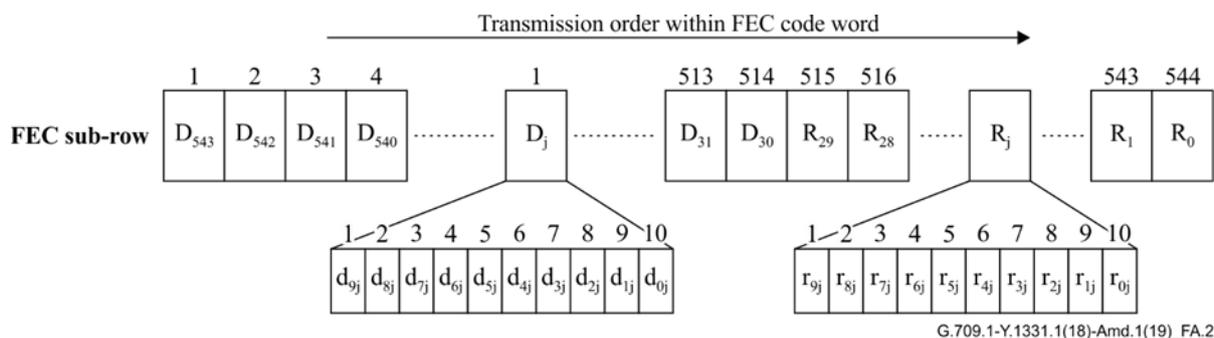
コードの生成多項式は次の式で与えられる。

$$G(z) = \prod_{i=0}^{29} (z - \alpha^i)$$

ここで、 α は2元原始多項式 $x^{10} + x^3 + 1$ の根である。

FECコードワード(図A.2参照)は、10ビットの情報ブロックおよびパリティブロック(FEC冗長部)で構成され、以下の多項式によって表される。

$$C(z) = I(z) + R(z)$$



図A.2-RS(544, 514) FECコードワード

10ビットの情報ブロックは次のように表される。

$$I(z) = D_{543} \cdot z^{543} + D_{542} \cdot z^{542} + \dots + D_{30} \cdot z^{30}$$

ここで、 D_j ($j=30$ から 1087)は、 $GF(2^{10})$ の要素で表される10ビットの情報ブロックであり、

$$D_j = d_{9j} \cdot \alpha^9 + d_{8j} \cdot \alpha^8 + \dots + d_{1j} \cdot \alpha^1 + d_{0j}$$

ビット d_{9j} は、10ビット情報ブロックのMSBであり、ビット d_{0j} は、LSBである。

D_{543} は、FECsub-rowの10ビットブロック1に対応し、 D_{30} は、10ビットブロック514に対応する。

10ビットパリティブロックは次のように表される。

$$R(z) = R_{29} \cdot z^{29} + R_{28} \cdot z^{28} + \dots + R_1 \cdot z^1 + R_0$$

ここで、 R_j ($j=0$ から 29)は、 $GF(2^{10})$ の要素で表される10ビットのパリティブロックであり、

$$R_j = r_{9j} \cdot \alpha^9 + r_{8j} \cdot \alpha^8 + \dots + r_{1j} \cdot \alpha^1 + r_{0j}$$

ビット r_{9j} は、10ビットパリティブロックのMSBであり、ビット r_{0j} は、LSBである。

R_{29} は、FECsub-rowの10ビットブロック515に対応し、 R_0 は、10ビットブロック544に対応する。

$R(z)$ は以下によって計算する:

$$R(z) = I(z) \bmod G(z)$$

ここで示される”mod”は、 $GF(2^{10})$ の要素を含むコード生成多項式 $G(z)$ に対する剰余(modulo)計算である。 $GF(2^{10})$ の各要素は、2元原始多項式 $x^{10} + x^3 + 1$ によって定義される。

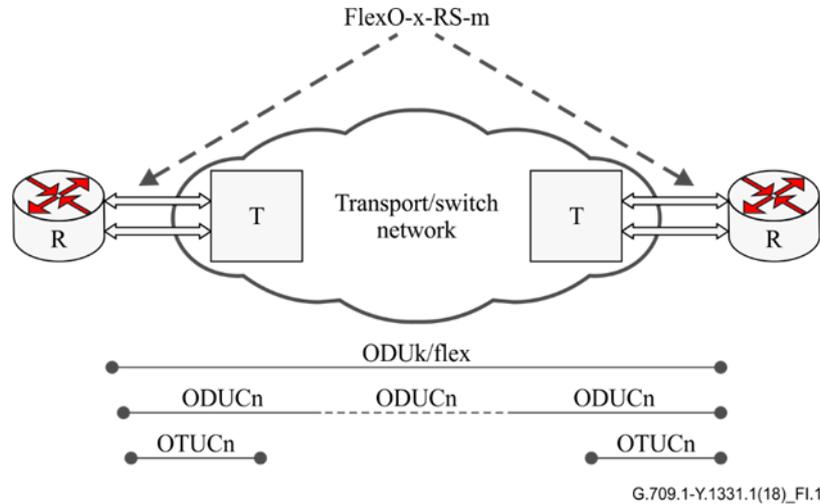
RS(544, 514)符号のハミング距離は $d_{\min}=31$ である。このコードを誤り訂正に用いると、FEC符号語中の最大15シンボルまで誤りを訂正できる。FECがエラー検出機能のみに使用される場合、FECコードワード内の最大30個までのシンボルエラーを検出できる。

付録 I

アプリケーション例

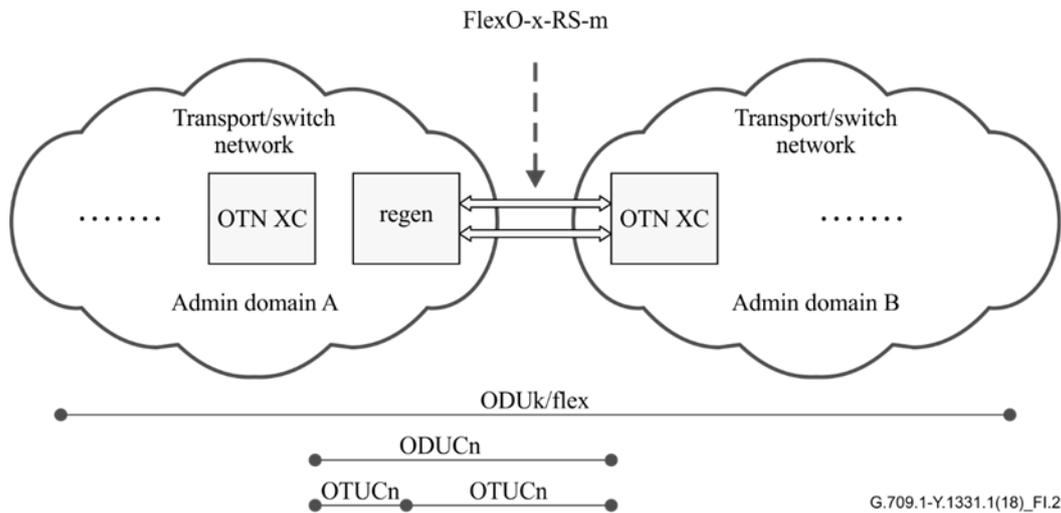
(この付録はこの勧告の必須部分ではない。)

FlexO-x-RS-m インタフェースグループは、さまざまなアプリケーションに使用できる。FlexO-x-RS インタフェースの応用例を図I.1および図I.2に示す。相互運用可能なインタフェースは、ルータ (R) ノードとトランスポート (T) ノード間の OTN ハンドオフや、異なる管理ドメイン間のハンドオフなどが想定される。



図I.1-FlexO-x-RSハンドフルータ転送の例

図I.1では、R-Tトポロジを使用して、FlexO-x-RSとFlexEの使用例を[OIFフレックス]で説明している。ODUk/flex (これは100Gbit/s以上の速度になる。)は、OTNトランスポート/スイッチネットワークにおけるトランスポートサービス (パス) およびメンテナンスエンティティである。ODUCn/OTUCnはセクションであり、FlexO-x-RSはインタフェース機能を提供する(例:FEC、結合、スクランブル)。



図I.2-FlexO-x-RSドメイン間ハンドオフの例

図I.2の例は、2つのOTNスイッチ/トランスポート管理ドメイン(AとB)間のハンドオフとして使用されるFlexO-x-RSドメイン間インタフェースを示す。管理ドメインは、異なるキャリア、キャリア内の異なる装置ベンダー、またはキャリア内の異なるセグメント(メトロvsコア)が想定される。OTUCnは再生セクション、ODUCnは多重化セクション、m*OTUCはm FlexO-x-RSインタフェースを使用して結合されたFlexO-x-RS-mインタフェースグループである。

参考文献

- [b-ITU-T G-Sup.58] ITU-T G-series Recommendations – Supplement 58 (2018), *Optical transport network (OTN) module framer interfaces (MFI)*.
- [b-IEEE 1588] IEEE 1588-2008 - *IEEE Standard for a Precision Clock Synchronization Protocol for Networked Measurement and Control Systems*.
- [b-OIF CEI] Optical Internetworking Forum Implementation Agreement OIF-CEI-04.0 (2017), *Common Electrical I/O (CEI) – Electrical and Jitter Interoperability agreements for 6G+ bps, 11G+ bps, 25G+ bps and 56G+ bps I/O*.